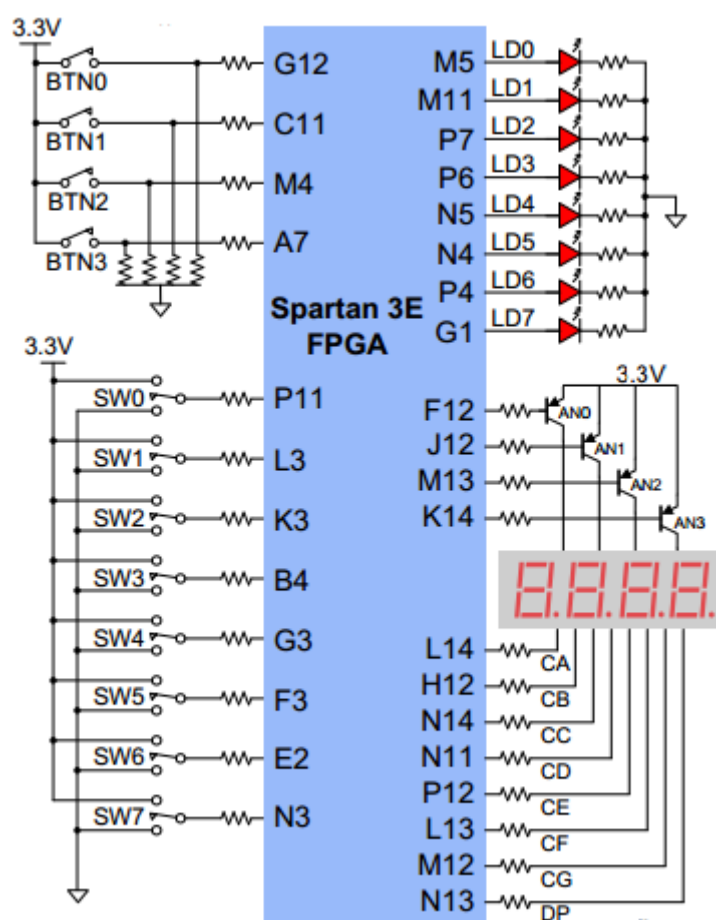


A Digilent Basys 2 FPGA lap leírása



1. ábra – Nyomtatott áramköri lap



2. ábra – Az FPGA lábai és az elemek közötti kapcsolat shematikus bemutatása

Az FPGA forráskód (program) és az FPGA lábak közötti kapcsolatot egy *ucf* fájl írja le. Az *ucf* fájl a fizikai láb és a logikai név közötti kapcsolatot írja le. A folytatásban látható az az *ucf* fájl, amely a 2. ábrán látható elrendezést írja le. Egész soros megjegyzést a *#* jellel kell kezdeni, amely után következik a megjegyzés szövege. Ahhoz, hogy a szimbolikus változót összekössük az FPGA lábával (pin), a *NET* kulcsszót, mely után következik a változó neve, majd a *LOC* kulcsszó és végül az FPGA chip lábának jelzése.

```
# A 7 szegmenses kijelző jelei
```

```
NET "seg<0>" LOC = "L14";
```

```
NET "seg<1>" LOC = "H12";
```

```
NET "seg<2>" LOC = "N14";
```

```
NET "seg<3>" LOC = "N11";
```

```
NET "seg<4>" LOC = "P12";
```

```
NET "seg<5>" LOC = "L13";
```

```
NET "seg<6>" LOC = "M12";
```

```
NET "dp" LOC = "N13";
```

```
# A LED diódák jelei
```

```
NET "Led<7>" LOC = "G1";
```

```
NET "Led<6>" LOC = "P4";
```

```
NET "Led<5>" LOC = "N4";
```

```
NET "Led<4>" LOC = "N5";
```

```
NET "Led<3>" LOC = "P6";
```

```
NET "Led<2>" LOC = "P7";
```

```
NET "Led<1>" LOC = "M11";
```

```
NET "Led<0>" LOC = "M5";
```

```
# A kapcsolók jelei
```

```
NET "sw<7>" LOC = "N3";
```

```
NET "sw<6>" LOC = "E2";
```

```
NET "sw<5>" LOC = "F3";
```

```
NET "sw<4>" LOC = "G3";
```

```
NET "sw<3>" LOC = "B4";
```

```
NET "sw<2>" LOC = "K3";
```

```
NET "sw<1>" LOC = "L3";
```

```
NET "sw<0>" LOC = "P11";
```

```
# A nyomógombok jelei
```

```
NET "btn<3>" LOC = "A7";
```

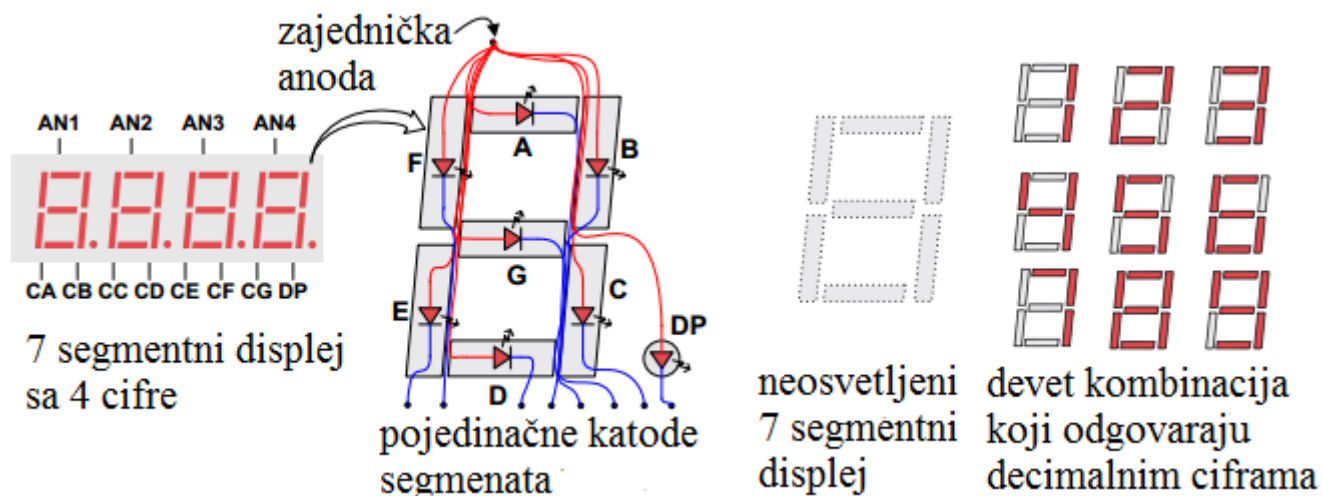
```
NET "btn<2>" LOC = "M4";
```

```
NET "btn<1>" LOC = "C11";
```

```
NET "btn<0>" LOC = "G12";
```

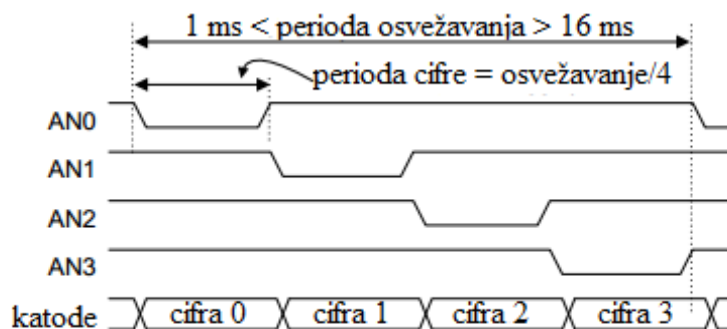
7 szegmenses kijelző

A 3. ábrán a Basys 2 lap közös anódú 7 szegmenses kijelzőinek bekötése látható.



3. ábra – A Basys 2 lapon található 4 jegyű 7 szegmenses kijelző bekötése

A négy számjegy 7 egyenes szegmensből áll, amelyek 8-as alakban vannak elrendezve. A számjegyen belül minden egyes szegmens a többitől függetlenül lehet be- illetve kikapcsolt állapotban, ami 128 kombinációt jelent. A leggyakrabban a 0,1,2,3,4,5,6,7,8,9 alakzatok kombinációit szoktuk használni. Az egyes számjegyekhez tartozó dióda-szegmensek anódjai egy közös lábra vannak kötve, míg a katódjaik egyenként egy-egy kimenethez vannak kötve. A szegmensek közös anódjai, minden számjegy esetében egyedi lábat képeznek (4 db), és a számjegy aktiválására, bekapcsolására szolgál. A négy számjegy katódjai, szegmensenként össze vannak kötve és 7 db lábra vannak kötve. Ez azt jelenti pl., hogy mind a négy számjegy A szegmensének katódjai egy lábra vannak kötve, az pedig az FPGA (L14)-es lábára. Ez a jel a CA-val (A szegmens katód) van jelezve. Az FPGA L14-es lábára küldött „0”-ás vagy „1”-es logikai szint egyidejűleg mind a négy számjegy A szegmensére el lesz juttatva. Amennyiben egyesével szeretnénk a számjegyeket megcímezni, időmultiplexet kell alkalmaznunk. Ezt a közös anódok: AN0, AN1, AN2, AN3 jeleivel tudjuk megtenni (4. ábra).



4. ábra – Időmultiplex az egyes számjegyek kiíratására