

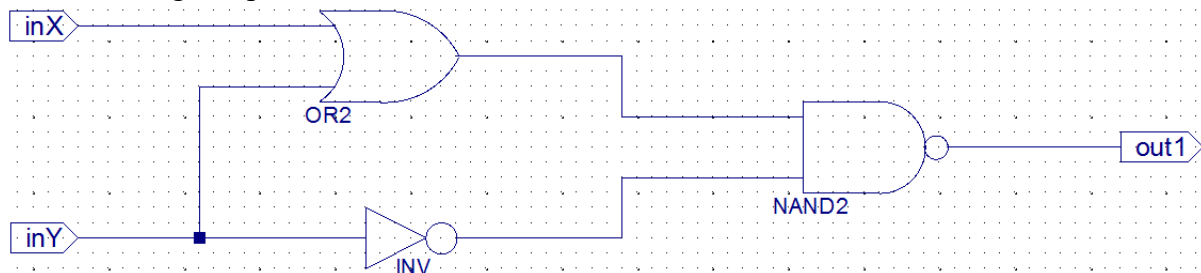
### Zadatok 1 – 1. Feladat

Kösse össze az FPGA bemeneti lábát, amely az SW0 kapcsolóra van csatlakoztatva, az FPGA kimeneti lábával, amely az LD0 LED diódára van csatlakoztatva! A feladatot sematikus ábra alkalmazásával, a Basys 2 kártya használatával oldja meg!

Az SW0 kapcsoló az FPGA chip P11 lábával van összekötve, míg az LD0 LED dióda az FPGA chip M5 lábára van kötve.

### Zadatok 2 – 2. Feladat

Valósítsa meg a képen látható áramkört sematikus ábra alkalmazásával!

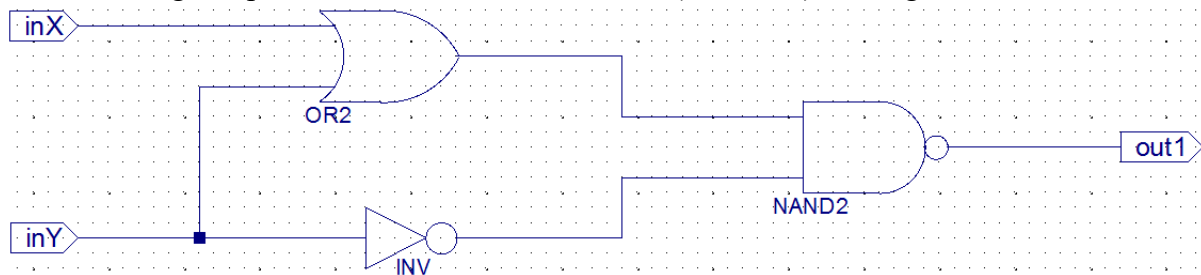


A megvalósításhoz a Basys 2 kártyát használja!

Az inX jelet a P11 lábbal, az inY jelet az L3 lábbal, míg az out1 jelet az M5 lábbal kell összekötni.

### Zadatok 3 – 3. Feladat

Valósítsa meg a képen látható áramkört strukturális (structural) Verilog alkalmazásával!

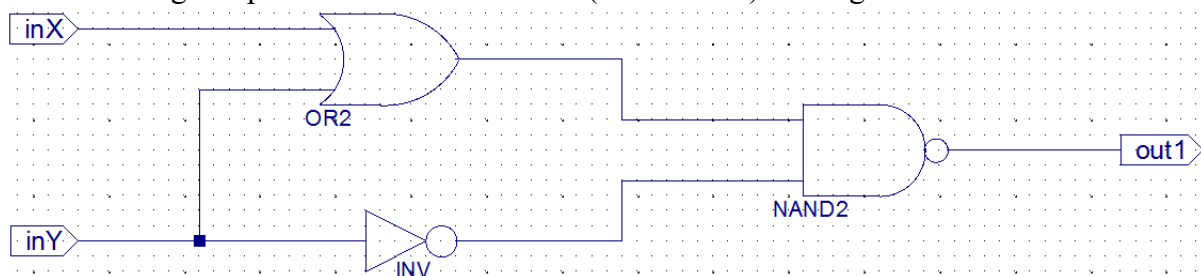


A megvalósításhoz a Basys 2 kártyát használja!

Az inX jelet a P11 lábbal, az inY jelet az L3 lábbal, míg az out1 jelet az M5 lábbal kell összekötni.

### Zadatok 4 – 4. Feladat

Valósítsa meg a képen látható áramkört leíró (behavioural) Verilog alkalmazásával!



A megvalósításhoz a Basys 2 kártyát használja!

Az inX jelet a P11 lábbal, az inY jelet az L3 lábbal, míg az out1 jelet az M5 lábbal kell összekötni.

#### Zadatok 5 – 5. Feladat

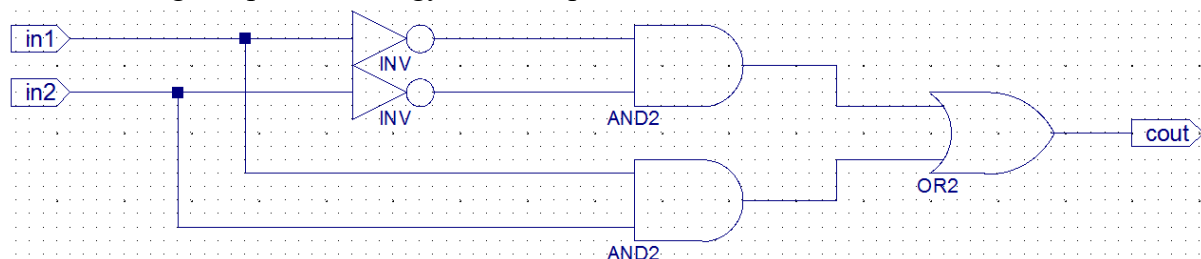
Az előző feladat áramkörét szimulálja testbench alkalmazásával!

A kapcsoló állapotának időbeli változását a következő táblázat tartalmazza:

Idő pillanat [ns]	A kapcsoló állapota
0	kikapcsolva
200	bekapcsolva
300	kikapcsolva
500	bekapcsolva
700	kikapcsolva
800	kikapcsolva

#### Zadatok 6 – 6. Feladat

Valósítsa meg a képen látható egybites komparátort, sematikus ábra alkalmazásával!



A megvalósításhoz a Basys 2 kártyát használja!

Az in1 jelet az L3 lábbal, az in2 jelet a P11 lábbal, míg az cout jelet az M5 lábbal kell összekötni.

#### Zadatok 7 – 7. Feladat

Valósítson meg a következő igazságtáblázat alapján egy egybites komparátort, leíró Verilog alkalmazásával!

in1	in2	cout
0	0	1
0	1	0
1	0	0
1	1	1

A megvalósításhoz a Basys 2 kártyát használja!

Az in1 jelet az L3 lábbal, az in2 jelet a P11 lábbal, míg az cout jelet az M5 lábbal kell összekötni.

Ezután, szimulálja az áramkör működését a Verilog testbench alkalmazásával!

### Zadatok 8 – 8. Feladat

Valósítson meg egy kétbites komparátort leíró Verilog használatával két egybites Verilog modul példányosításával az előző feladat szerint!

A kétbites komparátor igazságtáblázata a következő táblázatban látható:

in1	in2	c2out
00	00	1
01	01	1
10	10	1
11	11	1
Minden más kombinációra		0

A megvalósításhoz a Basys 2 kártyát használja!

Az in1[0] jelet a P11 lábbal, az in1[1] jelet az L3 lábbal, az in2[0] jelet a K3 lábbal, az in2[1] jelet az B4 lábbal, míg az c2out jelet az M5 lábbal kell összekötni.

### Zadatok 9 – 9. Feladat

Valósítson meg egy frekvenciaosztót leíró Verilog segítségével! A feladat megvalósításához használja a Basys 2 kártyát! A clk bemeneti órajel a B8 lábra van csatlakoztatva. A frekvenciaosztó kimeneti jelei az M5, M11, P7, P6, N5, N4, P4 és G1 lábakra vannak csatlakoztatva.

### Zadatok 10 – 10. Feladat

Valósítson meg egy dekódert egy 7 szegmenses LED számjegyhez! A megvalósításhoz leíró Verilog nyelvet és a Basys 2 kártyát használja! A megjelenítendő számjegy négybites értékét a Basys 2 kártya négy kapcsolója állítja elő. A kapcsolók a P11, L3, K3, B4 lábakhoz vannak csatlakoztatva (a lábak a négybites érték nulladik bitjétől a harmadik bitjéig vannak sorrendben felsorolva). Mivel a kártyán négy 7 szegmenses LED számjegy található, gombok vezérlik, hogy melyik 7 szegmenses LED számjegy anódja aktív egy adott pillanatban. A gombok a G12, C11, M4 és A7 lábakhoz vannak csatlakoztatva. Ezeket a 7 szegmenses számjegyek anódjaihoz kell csatlakoztatni, amelyek az F12, J12, M13 és K14 lábakon találhatóak! Mind a négy LED számjegy szegmensei egy közös buszra vannak kötve, és az L14 (A szegmens), H12 (B szegmens), N14 (C szegmens), N11 (D szegmens), P12 (E szegmens), L13 (F szegmens) és M12 (G szegmens) lábakhoz vannak csatlakoztatva.

### Zadatok 11 – 11. Feladat

Valósítson meg egy dekódert egy 7 szegmenses LED számjegyhez! A megvalósításhoz leíró Verilog nyelvet és a Basys 2 kártyát használja! A megjelenítendő számjegy négybites értékét frekvenciaosztóval kell előállítani! Egy 50 MHz-es órajel van a B8 lábra csatlakoztatva. A négybites számjegyet eggyel kell növelni 0-tól 15-ig (hexadecimális F), majd újra nulláról kell kezdeni! A szám megközelítőleg 1 Hz frekvenciával növekszik. A számot csak egyetlen 7 szegmenses számjegyen kell kiírni, azaz csak az F12 lábra csatlakoztatott anódot kell aktiválni.

Mind a négy LED számjegy szegmensei egy közös buszra vannak kötve, és az L14 (A szegmens), H12 (B szegmens), N14 (C szegmens), N11 (D szegmens), P12 (E szegmens), L13 (F szegmens) és M12 (G szegmens) lábakhoz vannak csatlakoztatva.

#### Zadatok 12 – 12. Feladat

Ez ugyanaz a feladat, mint az előző (11. példa), csak ne assign parancsot használjanak a wire típusú kimeneti porthoz való érték-hozzárendeléséhez, hanem a kimeneti portot reg típusúként definiálják!

#### Zadatok 13 – 13. Feladat

Valósítson meg egy 7 szegmenses LED számjegy dekódert leíró Verilog nyelven! A feladathoz használja a Basys 2 kártyát. A megjelenítendő nyolcbites számjegyet frekvenciaosztó generálja.

Egy 50 MHz-es órajel a B8 lábakra van csatlakoztatva. A nyolcbites számjegyet eggyel kell növelni 0-tól 255-ig (hexadecimális FF), majd újra nulláról kell kezdeni. A szám növelése körülbelül 10 Hz frekvenciával történik. A számot csak két 7 szegmenses számjegyre kell kiírni időosztásos multiplex (TDM) segítségével, mivel a 7 szegmenses számjegyek egy közös buszra vannak csatlakoztatva. Csak az F12 és J12 lábakra csatlakoztatott anódokat kell aktiválni.

Mind a négy LED számjegy szegmensei egy közös buszra vannak kötve és az L14 (*a* szegmens), H12 (*b* szegmens), N14 (*c* szegmens), N11 (*d* szegmens), P12 (*e* szegmens), L13 (*f* szegmens) és M12 (*g* szegmens) lábakra vannak csatlakoztatva.

#### Zadatok 14 – 14. Feladat

Ez a feladat megegyezik az előzővel, azt a tényt demonstrálja, hogy mindegy, hogy a parancsok több always blokkban vagy ugyanabban az always blokkban vannak írva, ha közös triggerük van.

#### Zadatok 15 – 15. Feladat

A feladat megegyezik az előző kettővel, azt a problémát mutatja be, ami akkor jelentkezik, ha egy változót megváltoztatunk, és ugyanakkor az értéke alapján vezérelünk is.

#### Zadatok 16 – 16. Feladat

A feladat megegyezik az előző három feladattal, egy lassú idejű multiplexet mutatunk be, azaz egy négybites számjegyet is növelünk az aktív 7 szegmenses számjegy változásával egy időben, így a megjelentetés minden egyes számnöveléskor egyik 7 szegmenses számjegyről a másikra ugrik.

#### Zadatok 17 – 17. Feladat

Zadatok je isti kao prethodni zadatok, demonstrira se brzi vremenski multipleks, tj frekvencija promene aktivne 7 segmentne cifre je mnogo veća od 15Hz, pa se stiče utisak da obe cifre svetle istovremeno – ispisuje se četvorobitni bitni broj.

A feladat megegyezik az előző feladattal, egy gyors időmultiplexet mutatunk be, azaz az aktív 7 szegmenses számjegy változásának frekvenciája jóval magasabb, mint 15 Hz, így az a

benyomásunk támad, mintha mindkét számjegy egyszerre világítana - egy négybites számot nyomtatunk ki.

#### Zadatok 18 – 18. Feladat

A feladat megegyezik az előző feladattal, egy gyors időmultiplexet mutatunk be, azaz az aktív 7 szegmenses számjegy változásának frekvenciája jóval magasabb, mint 15 Hz, így az a benyomásunk támad, mintha mindkét számjegy egyszerre világítana - egy nyolcbites szám kerül kinyomtatásra.

#### Zadatok 19 – 19. Feladat

Valósítson meg egy 7 szegmenses LED számjegy dekódert leíró Verilog nyelven! A feladat implementálásához használja a Basys 2 kártyát. A kiírandó 16. bites számjegyet egy frekvenciaosztó generálja.

Egy 50 MHz-es órajel a B8 lábhoz van csatlakoztatva. A tizenhatbites számjegyet eggyel kell növelni 0-tól 65535-ig (hexadecimális FFFF), majd újra nulláról kell kezdeni. A számot körülbelül 10 Hz frekvenciával növeljük. A számot mind a négy 7 szegmens számjegyre időosztásos multiplexeléssel (TDM) kell írni, mivel a 7 szegmens számjegy közös buszra van csatlakoztatva. Aktiválni kell az F12, J12, M13 és K14 lábakhoz csatlakoztatott anódokat.

Mind a négy LED számjegy szegmensei egy közös buszra vannak kötve és az L14 (*a* szegmens), H12 (*b* szegmens), N14 (*c* szegmens), N11 (*d* szegmens), P12 (*e* szegmens), L13 (*f* szegmens) és M12 (*g* szegmens) lábakhoz vannak csatlakoztatva.

#### Zadatok 20 – 20. Feladat

Valósítsa meg a Basys 2 kártyán található LED-eket (LD0 - LD7) vezérlő logikai áramkört! Egyszerre csak egy LED világíthat. Az FPGA programozása után először az LD0 LED-et kell bekapcsolni, majd a bekapcsolt LED-nek balra kell lépnie. Amikor az LD7 LED bekapcsol, jobbra kell megváltoznia a léptetési iránynak, amíg el nem éri az LD0 LED-et. Ezután a ciklus előlről ismétlődik. Az egyik LED-ről a másikra való váltás ~1 másodperces periódussal történik. A feladat végrehajtásakor az irányváltást és a bekapcsolandó dióda cseréjét a jel ugyanazon *pozitív* élre kell megvalósítani, ~1 másodperces periódusban.

#### Zadatok 21 – 21. Feladat

Valósítsa meg a Basys 2 kártyán található LED-eket (LD0 - LD7) vezérlő logikai áramkört! Egyszerre csak egy LED világíthat. Az FPGA programozása után először az LD0 LED-et kell bekapcsolni, majd a bekapcsolt LED-nek balra kell lépnie. Amikor az LD7 LED bekapcsol, jobbra kell megváltoznia a léptetési iránynak, amíg el nem éri az LD0 LED-et. Ezután a ciklus előlről ismétlődik. Az egyik LED-ről a másikra való váltás ~1 másodperces periódussal történik. A feladat végrehajtásakor a bekapcsolandó dióda cseréjét a periódus jel *pozitív* élre, míg a léptetés irányváltását a periódusjel *negatív* élére kell megvalósítani, ~1 másodperces periódusban.

### Zadatok 22 – 22. Feladat

Valósítsa meg a Basys2 kártya mind a négy 7 szegmenses számjegyének vezérelését! Körülbelül másodpercenkénti váltásban, egymás után, a képen látható sorrendben kell a szegmenseknek világítaniuk.

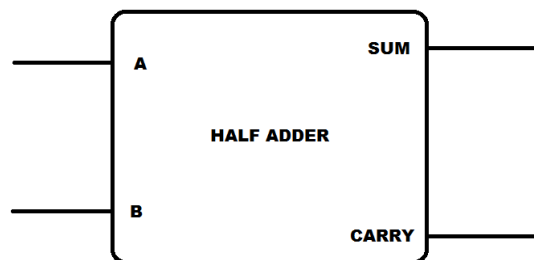


### Zadatok 23 – 23. Feladat

A 21. és 22. feladatok megoldásait egyesítse egy projektbe! Azaz az előző két feladat műveleteit egyszerre kell megvalósítani a Basys2 kártyán.

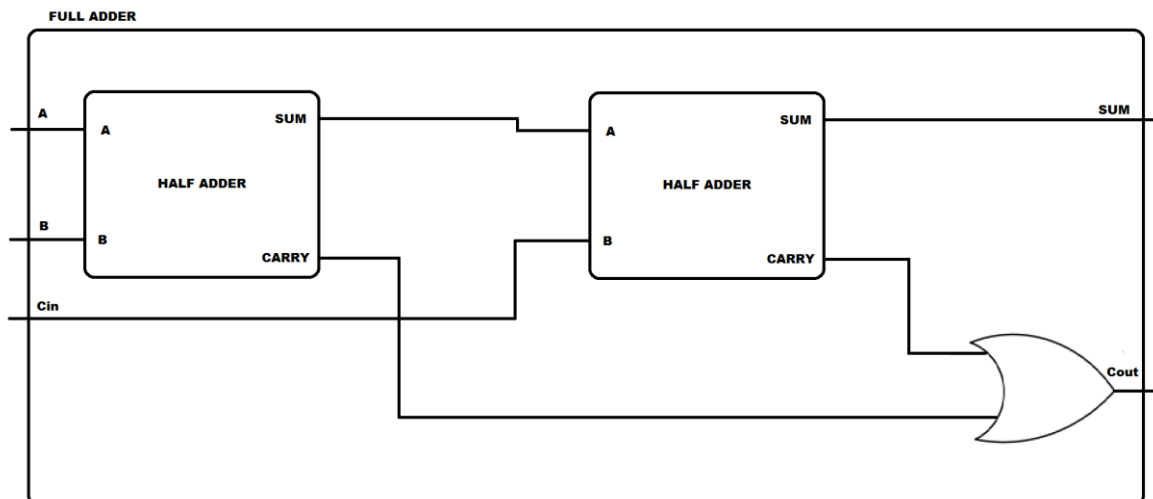
### Zadatok 24 – 24. Feladat

Készítsen egy félösszeadót (HalfAdder) a Basys2 kártyán! Az A bemenetet a P11-es, a B bemenetet az L3-as lábba, a Sum kimenetet az M5-ös, a Carry kimenetet pedig az M11-es lábba kell csatlakoztatni.



### Zadatok 25 – 25. Feladat

Készítsen egy teljes összeadót (FullAdder) a Basys2 kártyán! Az A bemenetet a P11 lábhoz, a B bemenetet az L3 lábhoz, a Cin bemenetet (átvitel) a K3 lábhoz, a Sum kimenetet (összeg) az M5 lábhoz, a Cout kimenetet (átvitel) pedig az M11 lábba kell csatlakoztatni. A megvalósításhoz használjon fel két, az előző feladatban elkészített félösszeadót.



#### Zadatok 26 – 26. Feladat

Valósítson meg aritmetikai műveleteket a Basys2 kártyán! A művelet kiválasztásához használja az első négy kapcsolót (SW0 ... SW3). Ha a kapcsoló állapota 0000, küldje el a  $16'd100 + 16'd64$  művelet eredményét a hétszegmenses számjegyekre. Ha a kapcsoló állapota 0001, küldje el a  $16'd1 + 16'd1$  művelet eredményét a hétszegmenses számjegyekre. Ha a kapcsoló állapota 0010, küldje el a  $16'd100 - 16'd64$  művelet eredményét a hétszegmenses számjegyekre. Ha a kapcsoló állapota 0011, küldje el a  $16'd32$  számot a hétszegmenses számjegyekre.

#### Zadatok 27 – 27. Feladat

#### Zadatok 28 – 28. Feladat

Valósítson meg aritmetikai összeadási műveletet a Basys2 kártyán! Az első négybites szám beviteléhez használja az első négy kapcsolót (SW0 ... SW3), a második négybites szám beviteléhez pedig a következő négy kapcsolót (SW4 ... SW7). E két négybites szám összegét kell a hétszegmenses számjegyeken megjeleníteni.

#### Zadatok 29 – 29. Feladat

Valósítson meg összeadási és kivonási műveleteket a Basys2 kártyán! Az első négybites szám beviteléhez használja az első négy kapcsolót (SW0 ... SW3), a második négybites szám beviteléhez pedig a következő négy kapcsolót (SW4 ... SW7). Ha a BTN0 gombot lenyomják, a két négybites szám különbségét kell a hétszegmenses számjegyeken megjeleníteni.

Ha a BTN0 gombot nem nyomják le, a két négybites szám összegét kell a hétszegmenses számjegyeken megjeleníteni.

#### Zadatok 30 – 30. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely a 8 bemeneti kapcsoló (SW0 ... SW7) állapotát olvassa be, és a következő paraméterekkel vezérli a VGA képernyő színét:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín!

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 31 – 31. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egyetlen fehér pixelt rajzol a (200, 200) pozícióba! A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 32 – 32. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egyetlen fehér, vízszintes vonalat rajzol ki a 200-as pozícióba! A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső

oszillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 33 – 33. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egyetlen piros, vízszintes vonalat rajzol ki a 200-as pozícióba! A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 34 – 34. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egyetlen fehér, függőleges vonalat rajzol ki a 400-as pozícióba! A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 35 – 35. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egyetlen sárga, függőleges vonalat rajzol ki a 400-as pozícióba! A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,

- rgb[4:2] zöld szín,
- rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 36 – 36. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egy vízszintes, piros, zöld és kék színű zászlót rajzol a következő paraméterek szerint:

- a piros szín a 0. sortól a 159. sorig,
- a zöld szín a 161. sortól a 319. sorig,
- a kék szín a 321. sortól a 479. sorig,
- a 160. és 320. sorok feketék!

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 37 – 37. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egy függőleges, piros, zöld és kék színű zászlót rajzol a következő paraméterek szerint:

- a piros szín a 0. oszloptól a 219. oszlopig,
- a zöld szín a 221. oszloptól a 439. oszlopig,
- a kék szín a 441. oszloptól a 639. oszlopig,
- a 220. és 440. oszlopok feketék!

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 38 – 38. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egy fehér téglalap éleit rajzolja meg (0,0), (639,0), (0,479), (639,479) csúcskoordinátákkal!

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 39 – 39. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely két függőleges fehér vonalat rajzol a 216-os és 432-es pozíciókban, valamint két vízszintes fehér vonalat a 160-as és 320-as pozíciókban!

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 40 – 40. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely fehér háttérre kék színnel rajzolja ki az A karaktert! A betű raszteres típusú, 8x16 méretű.

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 41 – 41. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely fehér háttér előtt kék színnel rajzolja ki az ASCII karaktereket! A karakterek raszteres típusúak, 8x16 méretűek, és a (192, 208) és (448, 272) koordináták által határolt régióban jelennek meg.

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 42 – 42. Feladat

Valósítsa meg a 74181-es ALU egység ( $M = 1$ ) logikai részét a Basys2 kártyán Verilog nyelven. A négybites számokat az SW0 ... SW7 kapcsolókkal kell megadni. Az S kiválasztását a BTN0 ... BTN3 billentyűkkel lehessen végezni. Az eredményt a hétszegmenses kijelzőn kell megjeleníteni.

#### Zadatok 43 – 43. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely fehér háttér előtt kék színnel rajzolja ki az ASCII karaktereket! A karakterek az első sorban az első 32 pozícióban kerülnek kiírásra a következő sorrendben:

A: B: MŰVELET: EREDMÉNY:

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

#### Zadatok 44 – 44. Feladat

Az előző (43.) feladattól kiindulva adja hozzá a 74181-es ALU egységet úgy, hogy az első négy kapcsoló (SW0 ... SW3) az ALU egység A bemenetéhez, a következő négy kapcsoló (SW4 ... SW7) pedig az ALU egység B bemenetéhez csatlakozzon! A BTN0 ... BTN3 gombok az S bemenetre vannak kötve. Ezenkívül meg kell jeleníteni a VGA képernyőn a kettőspontok után a bemeneti értékeket, a műveletet és az eredményt! Valósítsa meg a számok – tízes számrendszer – megjelenítését.

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:
  - rgb[1:0] kék szín,
  - rgb[4:2] zöld szín,
  - rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.

Zadatok 45 – 46 – 47 / 45. – 46. – 47. Feladat

Valósítson meg a Basys2 kártyán egy Verilog nyelven írt logikai áramkört, amely egy teljes oktávot generál egy egyszerű, nagyon kis teljesítményű hangszórón! A hangszórójelet a J3 lábón keresztül kell kiadni! Az egyes hangjegyekhez az SW0 ... SW7 kapcsolókat használja!

Samo sam ubacio, ali ga briši: svaka sledeća oktava je \*2 ili /2 frekvencija. A polutonove mogli bi da naprimer birati sa dva prekidača zajedno, ili prekidač i za pomak BTN0.

Napomena: muzičarima oktava je od A do A, a ne C do C, jer je kamarni A 440Hz „okrugla“ frekvencija.

<b>Hromatska skala</b>	
<b>A</b>	<b>440,00 Hz</b>
<b>A#/Bb</b>	<b>466,16 Hz</b>
<b>B</b>	<b>493,88 Hz</b>
<b>C</b>	<b>523,25 Hz</b>
<b>C#/Db</b>	<b>554,37 Hz</b>
<b>D</b>	<b>587,33 Hz</b>
<b>D#/Eb</b>	<b>622,25 Hz</b>
<b>E</b>	<b>659,25 Hz</b>
<b>F</b>	<b>698,46 Hz</b>
<b>F#/Gb</b>	<b>739,99 Hz</b>
<b>G</b>	<b>783,99 Hz</b>
<b>G#/Ab</b>	<b>830,61 Hz</b>
<b>A</b>	<b>880,00 Hz</b>

Zadatok 48 – 48. Feladat

Módosítsa a 44. feladatban szereplő projektet úgy, hogy megjeleníthetők legyenek a 0-tól F-ig terjedő hexadecimális számok.

Zadatok 49 – 49. Feladat

Hozzon létre egy VGA puffert, amely tartalmazza a képernyőn megjelenő mind a 2400 karakter értékét! Helyezze el a VTS 2022 szöveget a pufferben, amely a memória végéig ismétlődik! Írjon be 3-at a 2-es helyett a 2399-es pozícióba.

A VGA képernyő a következő paraméterekkel bír:

- a felbontás 640x480 pixel,
- a clk jel a bemeneti órajel 50 MHz-en,
- a hsync, vsync és a [7:0] rgb jelek a VGA portra csatlakoznak, ahol:

- rgb[1:0] kék szín,
- rgb[4:2] zöld szín,
- rgb[7:5] piros szín.

Megjegyzés: ha egy külső 50 MHz-es oszcillátor van csatlakoztatva a Basys2 kártyához, akkor az FPGA M6-os lábát használja a clk jelhez. Egyébként a B8-as lábon lévő belső oszcillátort használja a clk jelhez, de ebben az esetben ügyeljen arra, hogy gyenge minőségű oszcillátorról van szó.