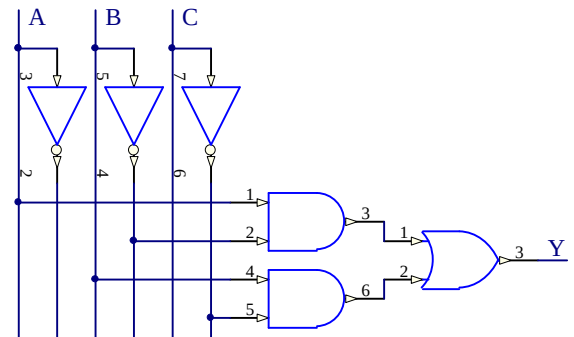


Név:	Index szám:	Pontszám: (max. 50)
------	-------------	------------------------

1. Írja fel a megadott logikai kapcsolásnak megfelelő $Y=f(A,B,C)$ függvényt, rajzolja meg a megfelelő Karnaugh táblát és az igazságtáblázatot! Írja fel az $\bar{Y}$ függvény minimalizált szorzatok összegeként, majd ez alapján alakítsa át az Y függvényt összegek szorzatára és rajzolja meg az ennek megfelelő minimális VAGY-ÉS hálózatot!

(10 pont)



2. D flip-flop-ok és tetszőlegesen megválasztott logikai kapuk segítségével tervezzen egy olyan Moore-féle hálózatot, amely $A=0$ vezérlőbemenet esetén természetes bináris kódban előre felé számlál, $A=1$ esetén viszont hátrafelé számlál, ugyancsak természetes bináris kódban.

(15 pont)

3. Adja meg a *circuit_with_delay* modulnak megfelelő logikai rajzot majd rajzolja meg a *stimcrct* modullal végzett szimulációnak megfelelő idődiagramokat a modulokban szereplő összes adathordozóra!

(10 pont)

```

module stimcrct;
  reg A,B,C;
  wire x,y;
  circuit_with_delay cwd(A,B,C,x,y);
  initial
  begin
    A = 1'b0; B = 1'b0; C = 1'b0;
    #100
    A = 1'b1; B = 1'b1; C = 1'b1;
    #100 $finish;
  end

```

```

end
endmodule
module circuit_with_delay (A,B,C,x,y);
  input A,B,C;
  output x,y;
  wire e;
  and #(30) g1(e,A,B);
  or #(20) g3(x,e,y);
  not #(10) g2(y,C);
endmodule

```

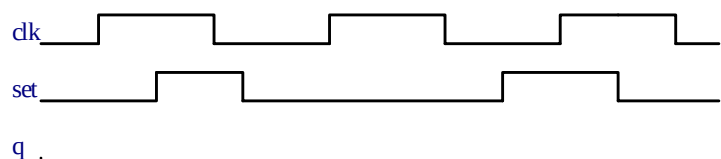
4. Rajzolja meg a q jel idődiagramját, hogy a viselkedés megfeleljen az alábbi hardver-leírásnak!

(15 pont)

```

module Exam (q, clk, set);
  input clk, set;
  output q;
  reg q;
  always @ (negedge clk or posedge set)
  if (set)
    q <= 1'b1;
  else
    q <= ~q;
endmodule

```

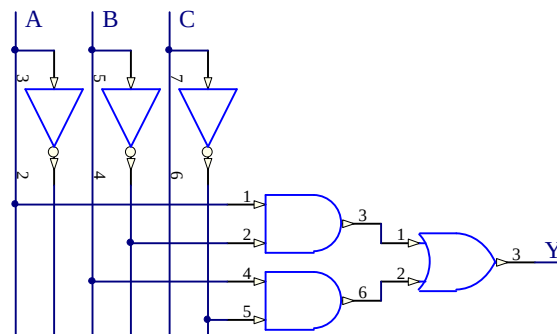


Tantárgyfelelős: Burány Nándor

Ime:	Broj indeksa:	Broj poena: (max. 50)
------	---------------	--------------------------

1. Napisati logičku funkciju $Y=f(A,B,C)$ koja odgovara datoj logičkoj šemi i nacrtati odgovarajuću Karnaugh-ovu tablicu i tablicu istinitosti! Napisati funkciju $\bar{Y}$ u formi minimizirane sume proizvoda, zatim na bazi toga izvesti funkciju Y u formi proizvoda logičkih suma i nacrtati minimalnu ILI-I mrežu!

(10 poena)



2. Pomoću D flip-flop-ova i proizvoljno odabranih logičkih kola projektovati Moore-ovu mrežu koja pri kontrolnom ulazu $A=0$ broji prema gore u prirodnom binarnom kodu, a pri ulazu $A=1$ broji prema dole, isto u prirodnom binarnom kodu. **(15 poena)**

3. Nacrtati logičku šemu koja odgovara modulu *circuit_with_delay*, zatim nacrtati vremenske dijagrame svih signala koji se javljaju na nosiocima podataka usled delovanja simulacionog modula *stimcrct*!

(10 poena)

```
module stimcrct;
reg A,B,C;
wire x,y;
circuit_with_delay cwd(A,B,C,x,y);
initial
begin
A = 1'b0; B = 1'b0; C = 1'b0;
#100
A = 1'b1; B = 1'b1; C = 1'b1;
#100 $finish;
```

```
end
endmodule
module circuit_with_delay (A,B,C,x,y);
input A,B,C;
output x,y;
wire e;
and #(30) g1(e,A,B);
or #(20) g3(x,e,y);
not #(10) g2(y,C);
endmodule
```

4. Docrtati vremenski dijagram za signal q tako da ponašanje hardvera odgovara datom opisu!

(15 poena)

```

module Exam (q, clk, set);
input clk, set;
output q;
reg q;
always @ (negedge clk or posedge set)
if (set)
q <= 1'b1;
else
q <= ~q;
endmodule

```

