

Tantárgy: DIGITÁLIS ELEKTRONIKA
Tanár: Dr. Burány Nándor

4. félév
Óraszám: 2+2

1

I. RÉSZ
A DIGITÁLIS ÁRAMKÖRÖK FIZIKAI
MEGVALÓSÍTÁSÁNAK KÉRDÉSEI

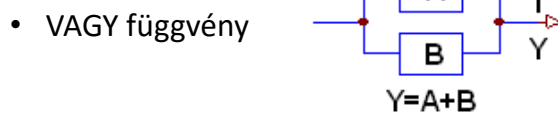
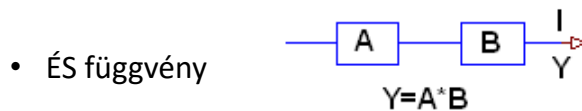
Általános témák, amelyek vonatkoznak az SSI, MSI, LSI és VLSI digitális integrált áramkörökre is.

- Áramlogika - feszültséglogika
- Fizikai jellemzők
- A késések hatása: hazardok
- Digitális integrált áramköri technológiák

2

1.1.a ÁRAMLOGIKA

- Az áramlogika a **kezdetekre** jellemző (vezérlés mechanikai kapcsolókkal és mágneskapcsolókkal).
- Kapcsolók**: két állapot (vezet - 1, nem vezet - 0).
- Logikai függvények** megvalósítása kapcsolók kombinációjával.

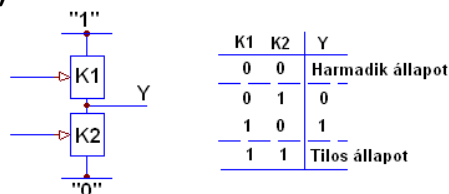


- Bonyolult automatizációs feladatokat** is oldottak meg ilyen módon (felvonók, szerszámgépek...), néha még ma is alkalmazzák.

3

1.1.b FESZÜLTÉGLOGIKA

- Ma a feszültséglogikás kivitelezés jellemző a logikai áramköröknél.
- Feszültség szintek létrehozása** feszültségforrások és elektronikus kapcsolóeszközök (tranzisztorok segítségével).



- A **két határozott logikai érték (0, 1)** mellett helyenként használják a határozatlan (harmadik) állapotot is.

4

1.1.c KAPCSOLÓK A LOGIKAI (DIGITÁLIS) ÁRAMKÖRÖKBEN

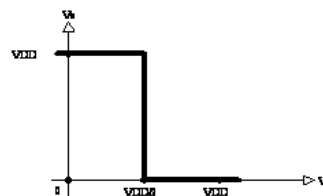
- Bipoláris tranzisztorok
- MOSFET-ek
- **Véges kapcsolási idők** - késéseket okoznak a logikai szintek változásában
- **Véges ellenállás** be- és kikapcsolt állapotban - a logikai szintek eltolódását okozza a névleges értékről.

5

1.2.1 FIZIKAI JELLEMZŐK - ÁTVITELI JELLEGGÖRBE

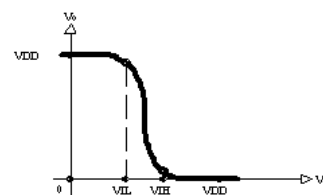
Ideális jelleggörbe:

- ideális kapcsolók, ellenfázisban működnek.



Valós jelleggörbe:

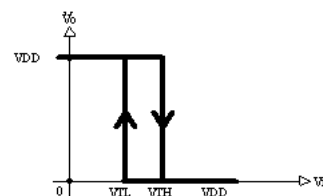
- valós kapcsolók, fokozatos átmenet.



Hisztérézises

jelleggörbe:

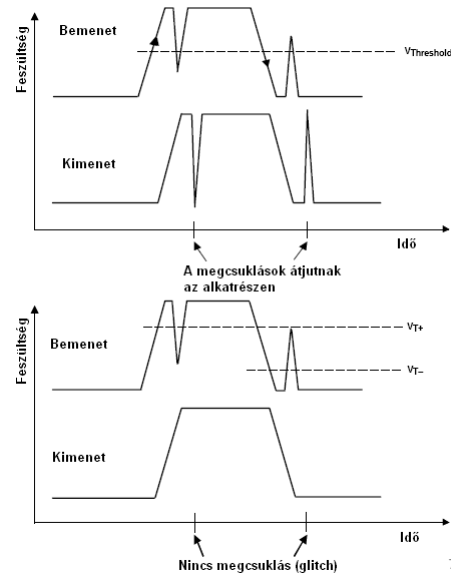
- kétértelmű függés, ugrásszerű átmenet.



6

1.2.1 b A HISZTERÉZIS HATÁSA

1. Hiszterézis nélküli átviteli jelleggörbe esetén a bemeneti **zavarok átkerülnek a kimenetre**, akár meg is erősödhetnek.
2. Hiszterézis alkalmazásával bizonyos határig (küszöbök) a **zavarok nincsennek kihatással a kimeneti jelre**.

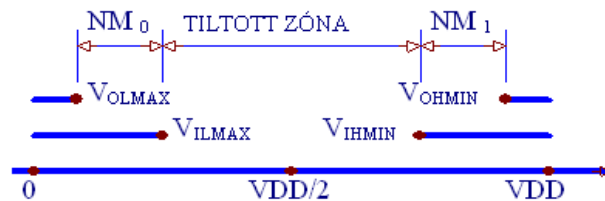


1.2.2 FIZIKAI JELLEMZŐK - LOGIKAI SZINTEK

- Kimeneti logikai szintek: V_{OL} , V_{OH} .
- Bemeneti logikai szintek: V_{IL} , V_{IH} .
- **Szabályos viszonyok** a kiemeneti és a bemeneti szintek között: $V_{OL} < V_{IL}$, $V_{OH} > V_{IH}$.
- **Kaskád kötés:** egyik áramkör kimenete vezérli a másik áramkör bemenetét.
- A logikai szintek bizonyos mértékben függenek a tápfeszültségtől, a terheléstől, a hőmérséklettől.
- Azonos típusú logikai áramkörök egyes példányai között is eltérés mutatkozik a logikai szintekben, még azonos feltételek mellett is.

1.2.3.a FIZIKAI JELLEMZŐK - ZAJTÚRÉS

- Ugyanazon a feszültségskálán ábrázoljuk a **bemeneti és a kimeneti logikai szinteket** (jeltartományok):



- Ez esetben a **diagram szimmetrikus** a $V_{DD}/2$ ponthoz képest, de ez nem jellemző minden áramkörre.
- Zajtűrés alacsony logikai szintre (0):

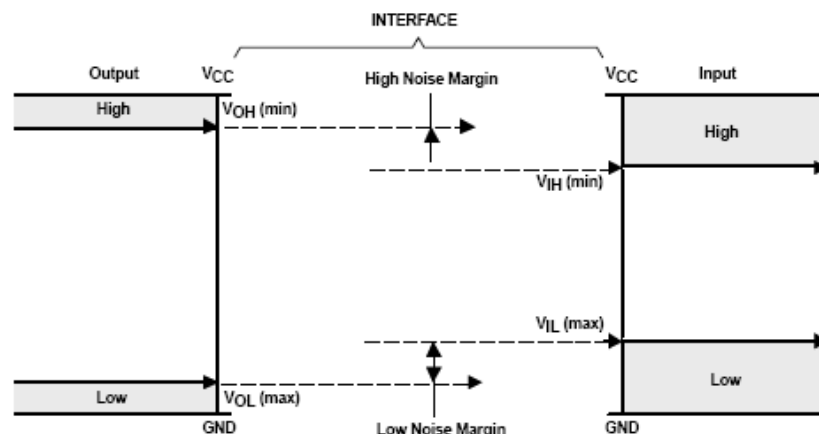
$$NM_0 = V_{ILMAX} - V_{OLMAX}$$
- Zajtűrés magas logikai szintre (1):

$$NM_1 = V_{OHMIN} - V_{IHMIN}$$

9

1.2.3.b FIZIKAI JELLEMZŐK - ZAJTÚRÉS

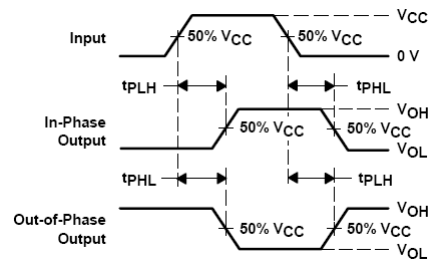
- Zajtűrés más módon ábrázolva:



10

1.2.4 FIZIKAI JELLEMZŐK - KÉSÉSEK

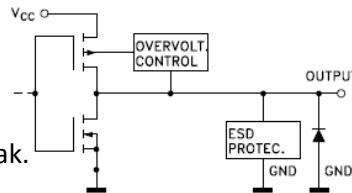
- A kapcsolók (tranzisztorok) állpotváltása **időt vesz igénybe**.
- Késik a kimenenti logikai szint kialakulása a bementi vezérlőjel ugrásához képest.
- Nem konkrét értékeket, hanem érték-tartományokat adnak meg a **paraméterek szórása** miatt.
- Késések jelentkeznek az **átviteli vonalakon** is.
- A késések hatásainak vizsgálatakor a legkedvezőtlenebb esetet (legnagyobb késés) kell figyelembe venni.



PARAMETER	FROM (INPUT)	TO (OUTPUT)	LOAD CAPACITANCE	$T_A = 25^\circ\text{C}$			SN54AHC08		SN74AHC08		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t_{PLH}	A or B	Y	$C_L = 15\text{ pF}$	4.3*	5.9*		1*	7*	1	7	ns
t_{PHL}				4.3*	5.9*		1*	7*	1	7	
t_{PLH}	A or B	Y	$C_L = 50\text{ pF}$	5.8	7.9		1	9	1	9	1 μ s
t_{PHL}				5.8	7.9		1	9	1	9	

1.2.5 FIZIKAI JELLEMZŐK - A KIMENETEK TERHELHETŐSÉGE

- A kimeneti jelet rendszerint két tranzisztor hozza létre.
- A tranzisztorokon a **feszültségesés függ az áram nagyságától és irányától**.
- Túlterhelés esetén a logikai szintek torzulnak.
- Számolni kell a **késések növekedésével** is.
- A terhelhetőséget a kimenetre köthető szabványos bemenetek számával (**fan out**) szokták megadni (mindig ≥ 1), vagy konkrét áramértékekkel $\downarrow$.



PARAMETER	TEST CONDITIONS	V_{CC}	$T_A = 25^\circ\text{C}$			SN54AHC08		SN74AHC08		UNIT
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
V_{OH}	$I_{OH} = -50\text{ }\mu\text{A}$	2 V	1.9	2		1.9		1.9		V
		3 V	2.9	3		2.9		2.9		
		4.5 V	4.4	4.5		4.4		4.4		
	$I_{OH} = -4\text{ mA}$	3 V	2.58			2.48		2.48		
V_{OL}	$I_{OH} = -8\text{ mA}$	4.5 V	3.94			3.8		3.8		V
	$I_{OL} = 50\text{ }\mu\text{A}$	2 V			0.1		0.1		0.1	
		3 V			0.1		0.1		0.1	
		4.5 V			0.1		0.1		0.1	
	$I_{OL} = 4\text{ mA}$	3 V			0.36		0.5		0.44	
	$I_{OL} = 8\text{ mA}$	4.5 V			0.36		0.5		0.44	

1.2.6 FIZIKAI JELLEMZŐK - FOGYASZTÁS

- A működéshez **áram szükséges a tápforrásból** (V_{CC} vagy V_{DD}).
- **Statikus veszteségek** (előfeszítési áramok) - rendszerint kis értékek.
- **Dinamikus veszteségek** okai:
 1. **átfedések** az alsó és a felső ág tranzistorainak vezetési idejeiben,
 2. **kapacitív terhelések** a kimeneten (saját és külső terhelések)
- A dinamikus veszteségeket **ekvivalens kapacitív terheléssel** (C_{PD}) szokták megadni: $I_{CCDYN} = V_{CC} * C_{PD} * f$.

Symbol	Parameter	Test Condition		Value						Unit	
		V _{CC} (V)		T _A = 25°C			-40 to 85°C		-55 to 125°C		
				Min.	Typ.	Max.	Min.	Max.	Min.		Max.
C _{IN}	Input Capacitance	5.0			5	10		10		10	pF
C _{PD}	Power Dissipation Capacitance	5.0			40						pF

13

1.2.7 FIZIKAI JELLEMZŐK - HŐMÉRSÉKLETI TARTOMÁNYOK

- Tartományok: tárolási (storage), üzemi (operating)
- Alkalmazási terület szerint: kereskedelmi (commercial), ipari (industrial), katonai (military)

Hőmérséklet	Kereskedelmi	Ipari	Katonai
Tárolási tart.	-65...+150°C	-65...+150°C	-65...+150°C
Üzemi tart.	0...70°C	-25...85°C	-55...+150°C

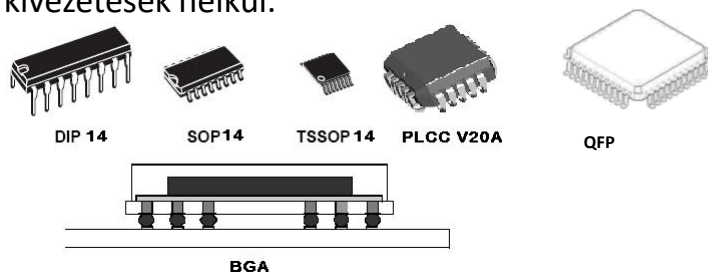
- Adatlap példa:

T_{stg}	Storage Temperature	-65 to +150	°C
T_{op}	Operating Temperature	-55 to 125	°C

14

1.2.8 FIZIKAI JELLEMZŐK - TOKOZÁS

- **DIL** vagy **DIP** (dual in-line package) - a legrégebbi, 1/10 inch lábtávolság a sorban, 3/10 inch a sorok között.
- **SOP** (small outline package), 1/20 inch lábtávolság.
- **TSSOP** (thin shrink small outline package), még sűrűbben vannak a kivezetések ($\leq 0,65\text{mm}$).
- **PLCC** (plastic chip carrier), kivezetések négy oldalon
- **QFP** (quad flat pack), kivezetések négy oldalon
- **BGA** (ball grid array), hagyományos értelemben vett kivezetések nélkül.



15

1.3 A KÉSÉSEK KÖVETKEZMÉNYEI: HAZÁRDOK

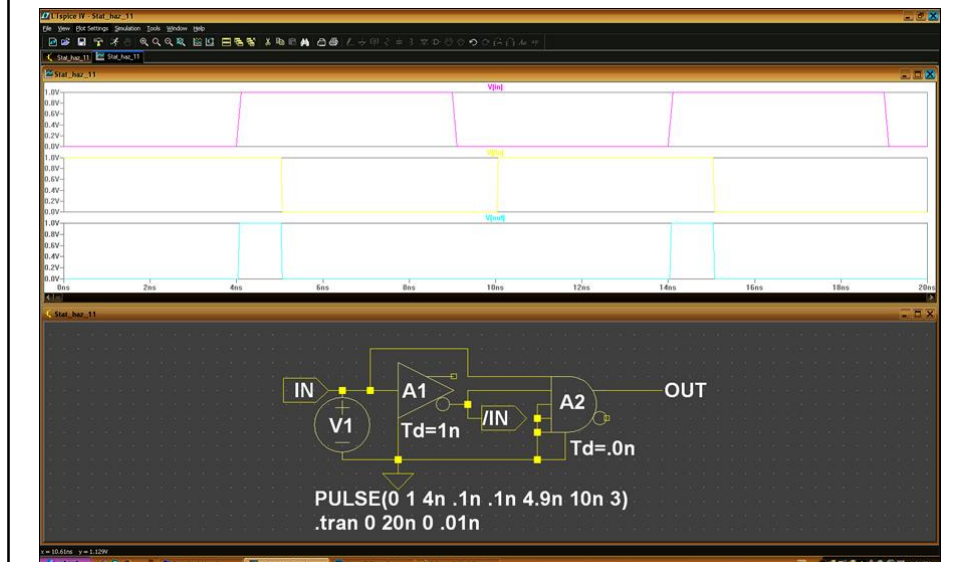
- A késésekből eredően az áramkörök kimenetein a logikai szintek időnként (átmenetileg) nem azok, amelyek a megvalósítandó logikából következnek.
- A **téves logikai szintek téves működéshez vezetnek** az áramkör további részeiben.
- A tévedés lehet **átmeneti** jelenség vagy **tartós** hiba.
- **Példa** (következő dia): az **ÉS** kapu kimenete a logika szerint mindig nullát kellene, hogy adjon, mégis rövid időre **egyenes jelenik meg**.

$$Y = X \cdot \overline{X} = 0$$

16

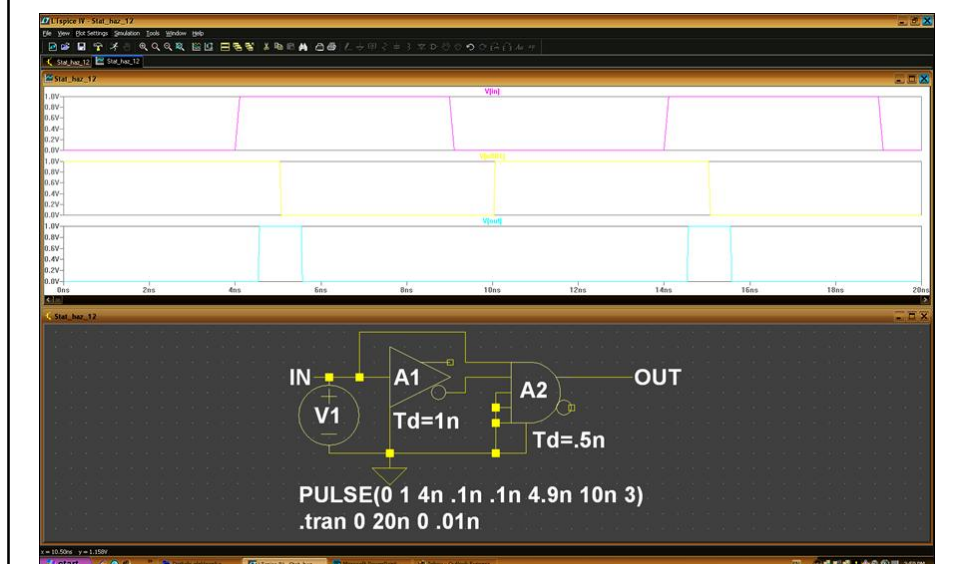
1.3.a KÉSÉSBŐL EREDŐ HAZÁRDJELENSÉG EGYSZERŰ ÁRAMKÖRBEN

Csak az invertáló illesztőnek van késése



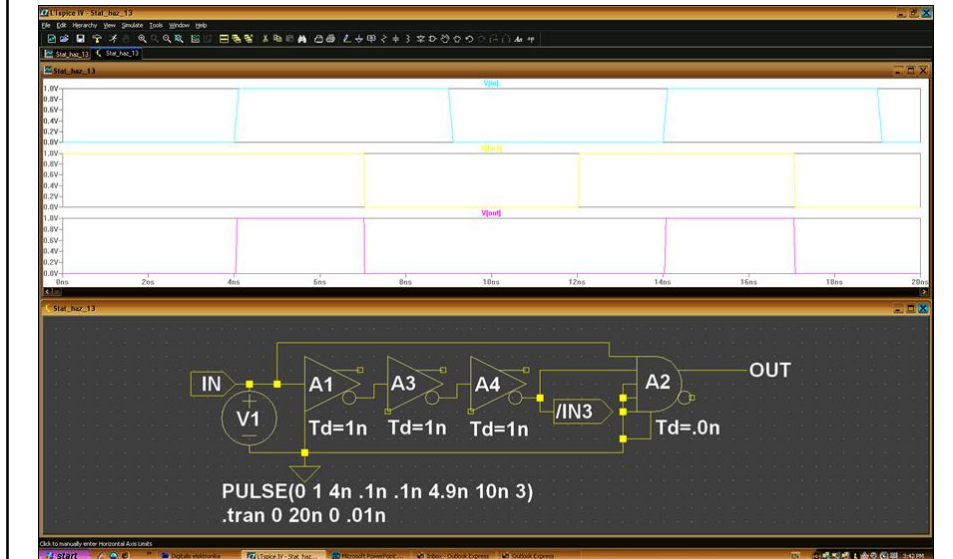
1.3.b KÉSÉSBŐL EREDŐ HAZÁRDJELENSÉG EGYSZERŰ ÁRAMKÖRBEN

Mindkét alkatrésznek van késése



1.3.c KÉSÉSBŐL EREDŐ HAZÁRDJELENSÉG EGYSZERŰ ÁRAMKÖRBEN

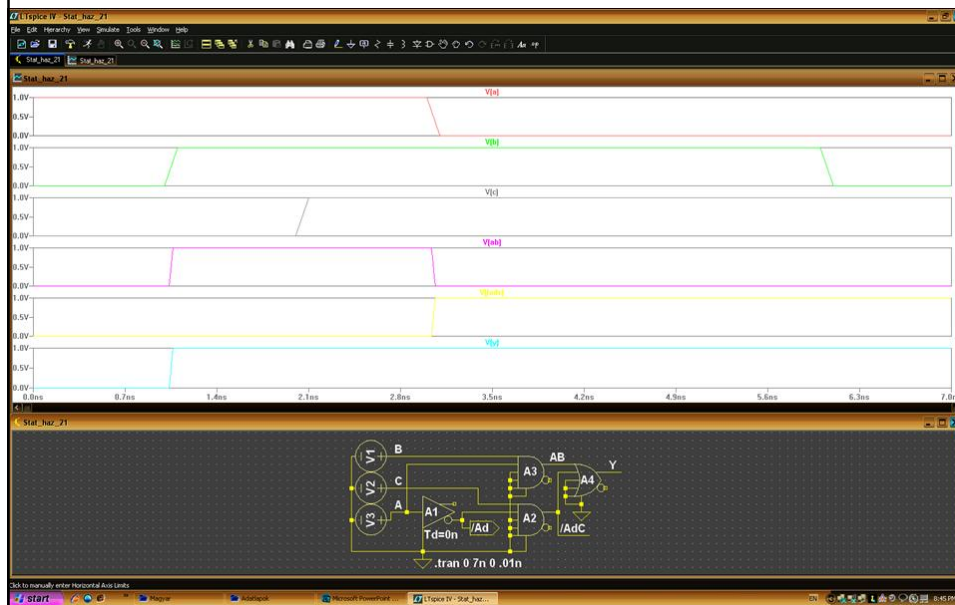
Hosszabb impulzus létrehozása három illesztővel



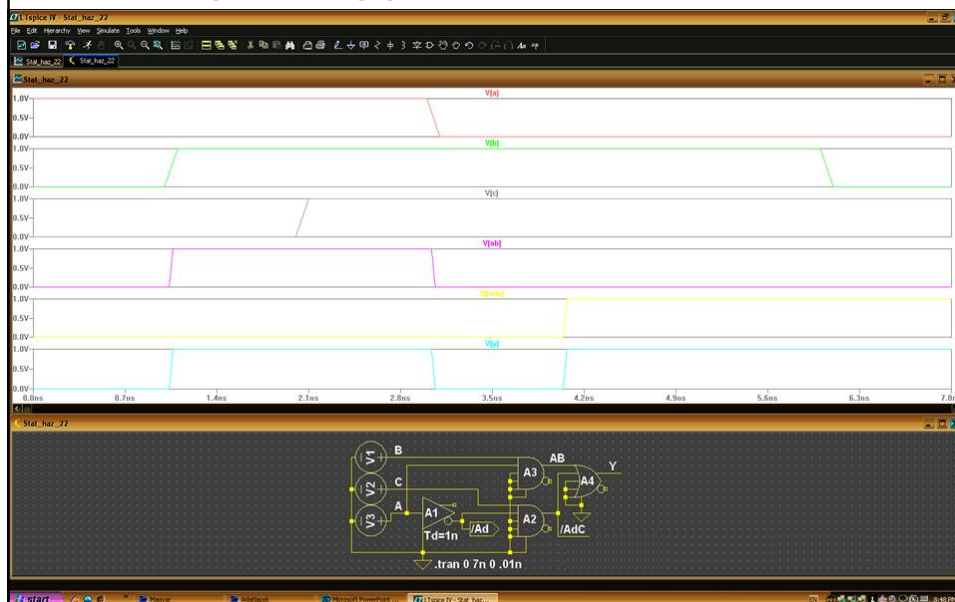
1.3.1 STATIKUS HAZÁRD

- Statikus hazárdnak nevezzük azt, amikor az áramkör egy adott logikai szint tartása helyett megcsuklik, **rövid időre az ellenkező szintre vált** (glitch).
- Az előző példákban is statikus hazárd jelentkezett.
- A következő diakockákban egy **összetettebb áramkörben jelentkező statikus hazárdot** elemzünk.
- 1.3.1.a - nincs késés - nincs hazárd
- 1.3.1.b - az illesztő késik, hazárd lép fel
- 1.3.1.c - a redundáns lefedő tömbbel módosított hálózatban nem jelentkezik hazárd.

1.3.1.a NINCS KÉSÉS - NINCS HAZÁRD



1.3.1.b KÉSIK AZ ILLESZTŐ - STATIKUS HAZÁRD LÉP FEL



1.3.1.c STATIKUS HAZÁRD KIKÜSZÖBÖLÉSE

A VAGY kapu bementére vezetett mindkét logikai szorzat rövid ideig logikai nullán van: a kimenet átmenetileg leesik nullára .

A\BC	00	01	11	10
0	0	1	1	0
1	0	0	1	1

/AC
AB

A redundáns lefedő tömb (még egy logikai szorzat) nem változtatja meg a logikai függvényt, de kiküszöböli a hazárdot.

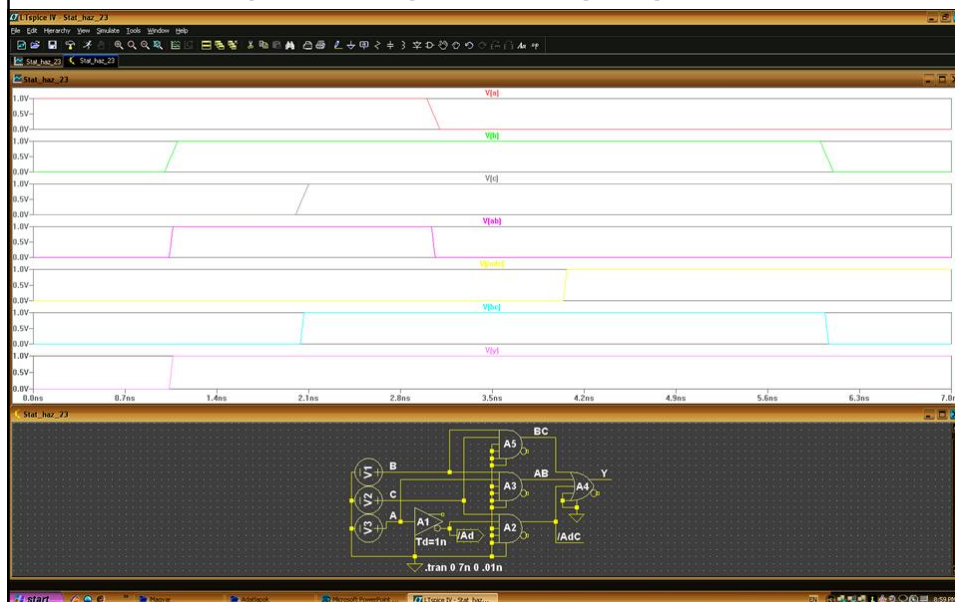
A\BC	00	01	11	10
0	0	1	1	0
1	0	0	1	1

BC

Nem mindig a minimalizált hálózat a legjobb!

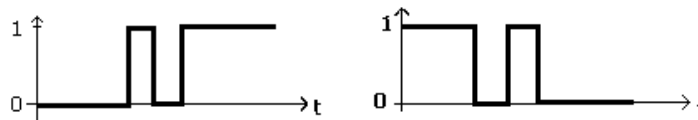
23

1.3.1.d HAZÁRD SEMLEGESÍTÉSE REDUNDÁNS LEFEDŐ TÖMBBEL



1.3.2 DINAMIKUS HAZÁRD

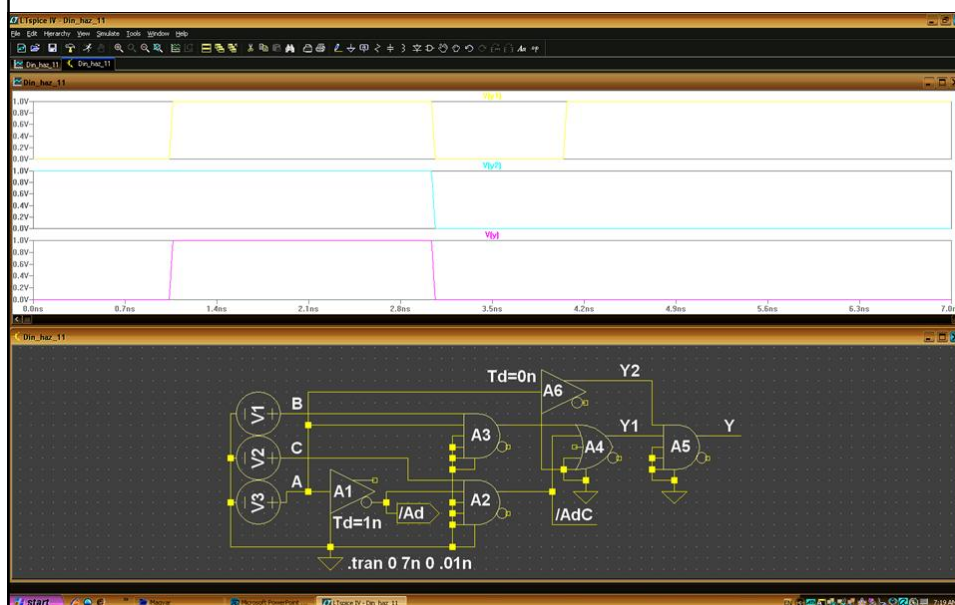
- Olyan esetben jelentkezik, amikor a digitális áramkör kimenetén **változik a logikai érték** (a megvalósítandó logikai függvényvel összhangban).
- Ha változás nem szabályosan történik, hanem **többszöri le-föl ugrás** (pl. 0101, 1010) jelentkezik a végleges érték beállta előtt, dinamikus hazárról beszélünk.



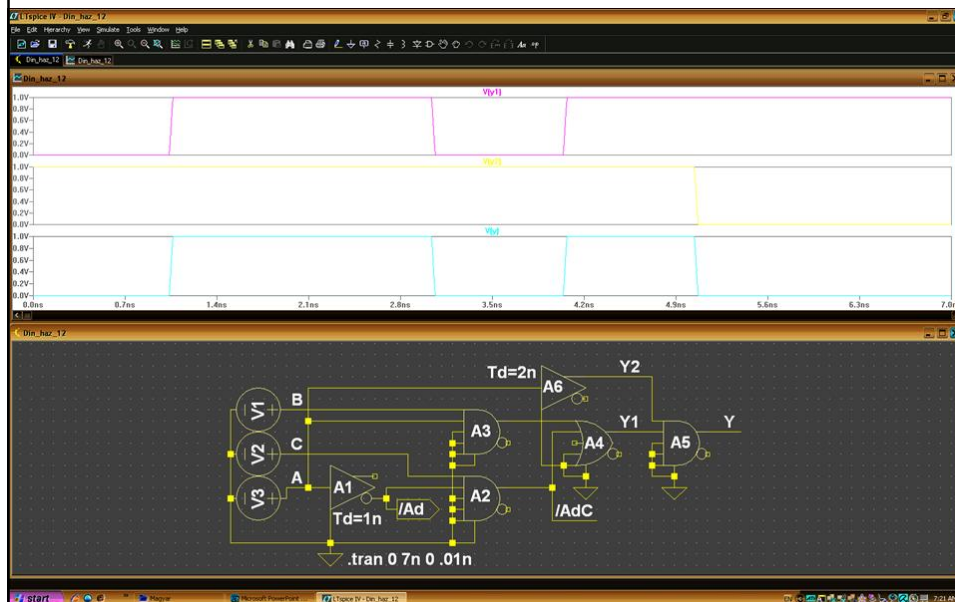
- Példa: a korábbi, statikus hazárdos hálózat, kiegészítve egy ÉS kapuval és egy késéssel.

25

1.3.2.a DINAMIKUS HAZÁRD - Ha A6 nem késik, az Y kimenet mindjárt a végleges logikai szintre ugrik, függetlenül az Y1 statikus hazárdjától



1.3.2.b DINAMIKUS HAZÁRD - A6 késése és Y1 statikus hazárdja miatt az Y kimenet le-föl ugrol mielőtt beállna a végleges állapot



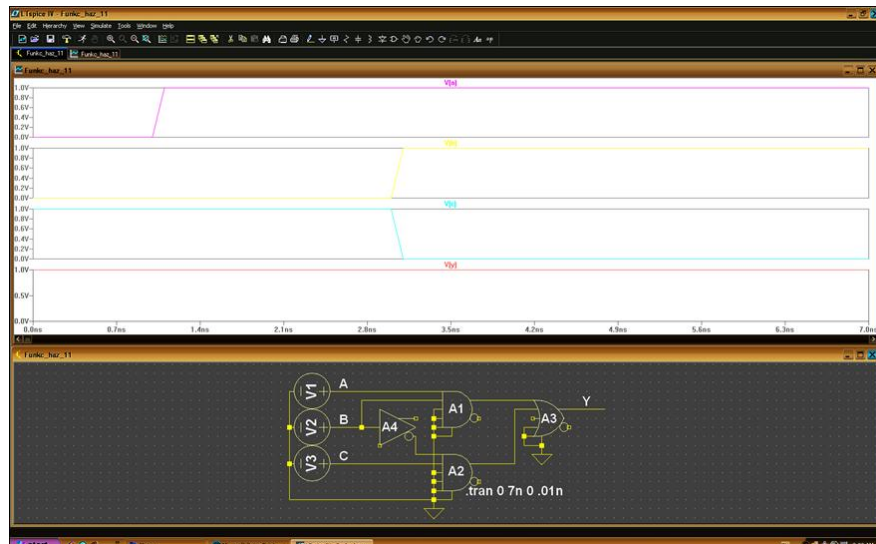
1.3.3 FUNKCIONÁLIS HAZÁRD

- **Több bemenet** megközelítőleg egyidőben változik
- A **kimenet viselkedése függ a változások sorrendjétől** - megcsuklások (glitch) jelentkezhetnek.
- Megoldások:
 - **szándékos késleltetések** bevezetése,
 - a bemenetek **szinkronizálása** (órajel és regiszterek felhasználásával).

1.3.3.a FUNKCIONÁLIS HAZÁRD

- ABC: 101→110
- B és C egyszerre változnak
- Y: 1→1 (nincs hazard)

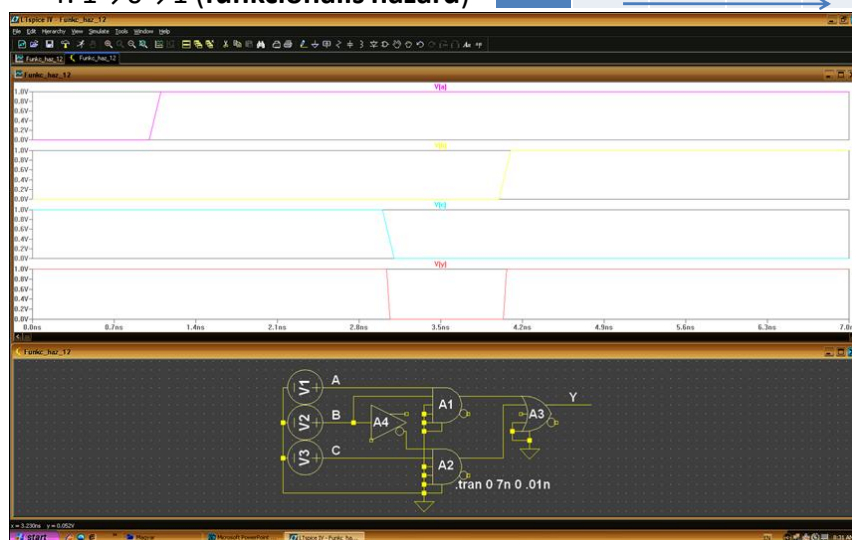
A\BC	00	01	11	10
0	0	1	0	0
1	0	1	1	1



1.3.3.b FUNKCIONÁLIS HAZÁRD

- ABC: 101→100→110
- előbb C változik, azután B
- Y: 1→0→1 (funkcionális hazard)

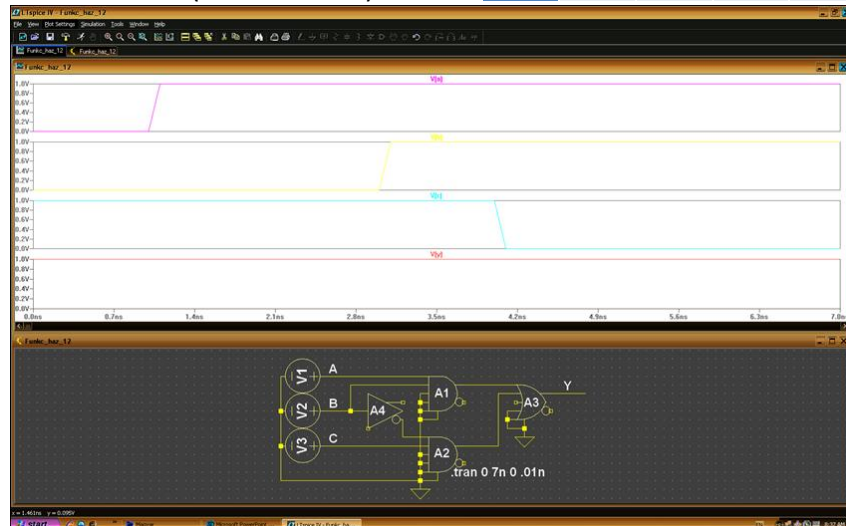
A\BC	00	01	11	10
0	0	1	0	0
1	0	1	1	1



1.3.3.c FUNKCIONÁLIS HAZÁRD

- ABC: 101→111→110
- előbb B változik, azután C
- Y: 1→1→1 (nincs hazárd)

A\BC	00	01	11	10
0	0	1	0	0
1	0	1	1	1



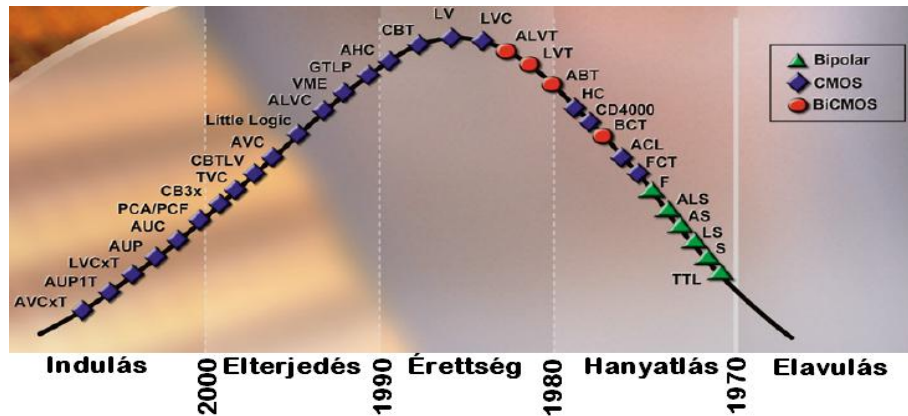
1.4 INTEGRÁLT ÁRAMKÖRI TECHNOLOGIÁK

- Azonos logikai funkció
- Különböző technológiák (alkalmazott alkatrészek és eljárások)
- Alap technológiák: **bipoláris, CMOS, vegyes (BiCMOS)**
- Egyes paraméterek **optimalizációja**
- Fejlesztési irányelvek:
 - **késések csökkentése** - rendszerint a veszteségek növekedését okozza,
 - **tápfeszültség csökkentése** - rendszerint romlik a zajtűrés.

32

1.4.1.a AZ ÁRAMKÖRCSALÁDOK NÉPSZERŰSÉGE ÉS ÉLETCIKLUSA

A Texas Instruments logikai áramköreinek népszerűségi diagramja

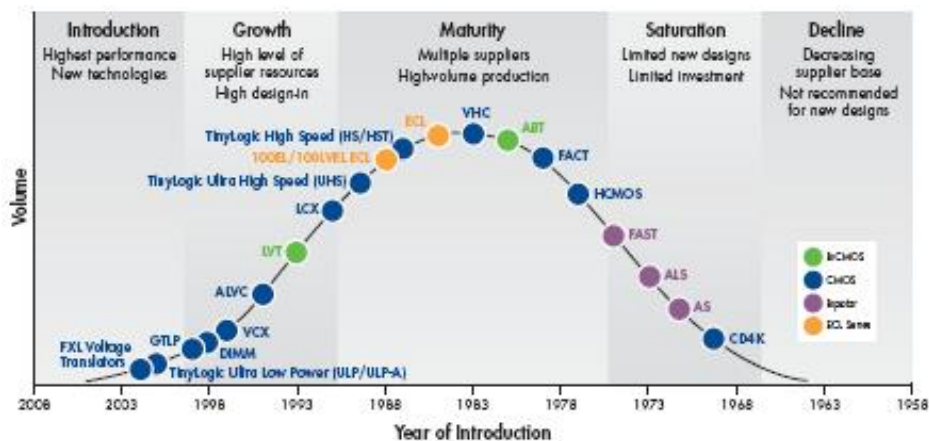


Jobb oldal - mára elavult bipoláris áramkörök, csak szervíz célokra,
Középen - a nyolcvanas években kifejlesztett, ma legtöbbet gyártott áramkörök,
Balról - áramkörcsaládok, amelyek most vannak feltörőben.

33

1.4.1.b AZ ÁRAMKÖRCSALÁDOK NÉPSZERŰSÉGE ÉS ÉLETCIKLUSA

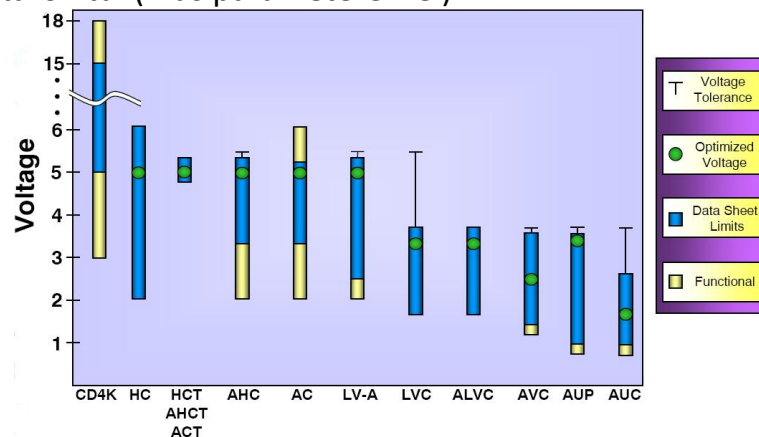
A Fairchild cég logikai áramköreinek népszerűségi diagramja (ez a cég gyártotta az első integrált áramkört mintegy ötven évvel ezelőtt).



34

1.4.2 TÁPFESZÜLTÉS SZERINTI MEGOSZLÁS

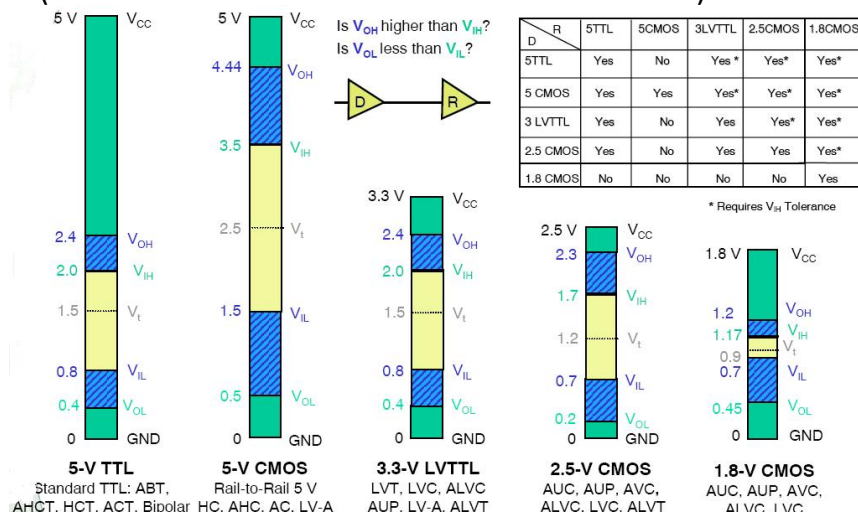
- Egyes logikai áramkör családokat **rögzített tápfeszültségre terveztek**, másokat egy **szélesebb tartományra**.
- Optimális érték, névleges érték, feszültség tűrés, működés határon túl (más paraméterekkel).



35

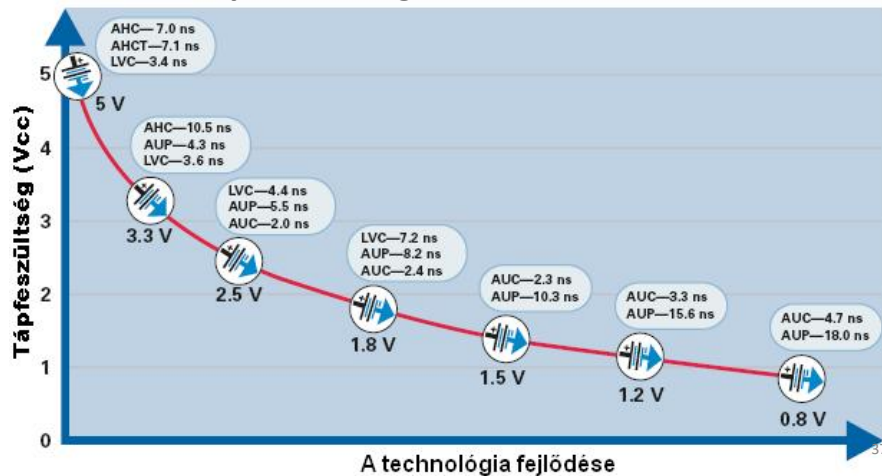
1.4.3 A LOGIKAI SZINTEK KOMPATIBILITÁSA

- Egy családon belül az áramkörök **mindig összeköthetők** (kimenet → bemenet(ek)).
- Melyik áramkörrel melyik áramkört lehet meghajtani (különböző családokból való áramkörök esetén)?



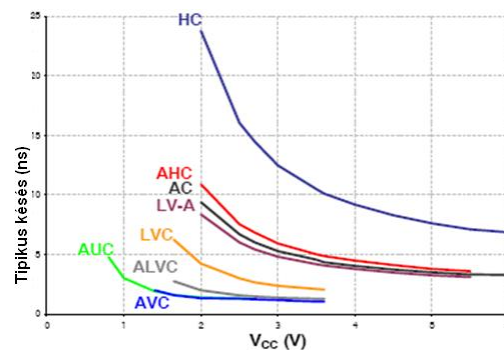
1.4.4.a A KÉSÉSEK FÜGGÉSE A TÁPFESZÜLTSGTŐL

- Texas Instruments Logic Selection Guide 2007.
- A cél a **kisebb fogyasztás** és **kisebb késések** elérése **kisebb tápfeszültségre** való tervezéssel.



1.4.4.b A KÉSÉSEK FÜGGÉSE A TÁPFESZÜLTSGTŐL

- Egyes logikai áramkör családok nem egy rögzített tápfeszültségre készülnek, hanem egy tartományra.
- Egy családon belül a **tápfeszültség csökkenésekor nő a késés**.



38

1.4.5.a AZ ÁRAMKÖRCSALÁDOKBAN FELLEMLHETŐ LOGIKAI FUNKCIÓK

1. Példa: Texas Instruments gyártmányú illesztő áramkörök

Buffers, Drivers and Transceivers

Inverting Buffers and Drivers

* Product available in technology indicated + New product planned in technology indicated
 CP = center pin OC = open collector OD = open drain PP = push-pull TP = tri-state 3S = 3-state

DESCRIPTION	OUTPUT	TYPE	TECHNOLOGY																							
			ABT	AC	ACT	AKC	AKCT	AKB	ALVC	AMT	AB	AKC	AKP	BCT	CBK	P	PCT	MC	MCT	LB	LVA	LVC	LVT	E	TTL	
Single Buffers/Drivers	OD	1006										✓	✓									✓				
	3S	10240										✓	✓									✓				
Single Inverters		1004				✓	✓					✓	✓									✓				
Single Schmitt-Trigger Inverters		1014				✓	✓					✓	✓									✓				
Unbuffered Single Inverters		10004				✓						✓										✓				
Dual Buffers/Drivers	3S	2006										✓										✓				
		20240										✓										✓				
Dual Inverters		2004										✓										✓				
		20004										✓										✓				
Dual Schmitt-Trigger Inverters		2014																				✓				
Triple Buffers/Drivers	OD	3006																				✓				
Triple Inverters		3004																				✓				
Triple Schmitt-Trigger Inverters		3014																				✓				
Unbuffered Triple Inverters		30004																				✓				
Hex Buffers/Drivers	OC	06																		✓					✓	
	OD	06										✓										✓				
	OC	16																						✓		
	3S	306																✓			✓					
	OC	1006						✓													✓					
Hex Buffers/Converters		4000													✓											
Hex Buffers/Converters		4040													✓									39		
Hex Drivers		1004					✓				✓															

1.4.5.b AZ ÁRAMKÖRCSALÁDOKBAN FELLEMLHETŐ LOGIKAI FUNKCIÓK

2. Példa: Fairchild logikai áramkörök csoportjai funkciók és családok szerint

	Buffer/Line Drivers	Transceivers	Applet/High Speed	Logic	Counters	Altimeters	Timing Devices	Dynamic Random Access Memory	Static Random Access Memory	ROMs	Logic Support	High Voltage Transistors	2-Input Buffers	3-Input Buffers	4-Input Buffers	5-Input Buffers	6-Input Buffers	7-Input Buffers	8-Input Buffers	9-Input Buffers	10-Input Buffers	11-Input Buffers	12-Input Buffers	13-Input Buffers	14-Input Buffers	15-Input Buffers	16-Input Buffers
CMOS																											
ABT																											
ACT																											
CMOS																											
CD4K																											
ADVC																											
LCX																											
EVX																											
VCC																											
FACT™ AC/ACT																											
FACT Quiet Series™																											
ACQ/ACTQ																											
FXL Voltage Translators																											
HC/HCT																											
HS																											
HST																											
UIS																											
ULP/ULP-A																											
VHC/VHCT																											
VHC																											
74C																											
Bi-polar																											
ALS																											
AS																											
FAST®																											
FAST™																											
ECL																											
F100K Series																											
100K/100K Series																											
40																											

1.4.6 A LOGIKAI IC-K ELNEVEZÉSEI

Device Names and Package Designators

1 Standard Prefix

Examples: SN – Standard Prefix
SNU – Conforms to MIL-PRF-38535 (QML)

2 Temperature Range

Examples: 54 – Military
74 – Commercial

3 Family

Examples: Blank = Transistor-Transistor Logic (TTL)
ABT – Advanced BiCMOS Technology
ABTSETL – Advanced BiCMOS Technology/
Enhanced Transceiver Logic
ACACT – Advanced CMOS Logic
APC/APCT – Advanced High-Speed CMOS Logic
ALB – Advanced Low-Voltage BiCMOS
ALS – Advanced Low-Power Schottky Logic
ALVC – Advanced Low-Voltage CMOS Technology
ALVT – Advanced Low-Voltage BiCMOS Technology
AS – Advanced Schottky Logic
AUC – Advanced Ultra-Low-Voltage CMOS Logic
AUP – Advanced Ultra-Low-Power CMOS Logic
AVC – Advanced Very Low-Voltage CMOS Logic
BOT – BiCMOS Bus-Interface Technology
CB3Q – 2.5-V/3.3-V Low-Voltage High-Speed
Bus-Switch Crossbar Technology Logic
CBST – 2.5-V/3.3-V Low-Voltage Transistor
Bus-Switch Crossbar Technology Logic
CBT – Crossbar Technology
CBT2 – 5-V Bus-Switch Crossbar Technology Logic
CBTLV – Low-Voltage Crossbar Technology Logic
F – F Logic
FB – Backplane Transceiver Logic/Futuribus+
GTL – Gunning Transceiver Logic
GTLF – Gunning Transceiver Logic Plus
HCHCT – High-Speed CMOS Logic
HSTL – High-Speed Transceiver Logic
LS – Low-Power Schottky Logic
LV-A – Low-Voltage CMOS Technology
LV-AT – Low-Voltage CMOS Technology –
TTL Compatible
LVC – Low-Voltage CMOS Technology
LVT – Low-Voltage BiCMOS Technology
PCA/PCF – I²C Inter-Integrated Circuit Applications
S – Schottky Logic
SSTL – Stub Series-Terminated Logic
SSTU – Stub Series-Terminated
Ultra-Low-Voltage Logic
SSTV/SSTVF – Stub Series-Terminated
Low-Voltage Logic
TVC – Transistor Voltage Clamp Logic
VME – VMEbus Module Buscard Bus Technology

Example:

SH	74	LVC	H	16	2	244	A	DGG	R	E4
1	2	3	4	5	6	7	8	9	10	11

4 Special Features

Examples: Blank = No Special Features
C – Configurable V_{CC} (LVCC)
D – Low-Stiffness Diode (LSBD)
H – Bus Hold (ALVCH)
K – Undershoot Protection
Circuitry (SCTR)
R – Damping Resistor on Both Output
Ports (LVCH)
S – Schottky Clamping Diode (CBTS)
Z – Power-Up 3-State (LVCCZ)

5 Bit Width

Examples: Blank = Gates, MBI, and Octals
1Q – Single Gate
2Q – Dual Gate
3Q – Triple Gate
8 – Octal IEEE 1149.1 (JTAG)
16 – Widebus™ (16, 18, and 20 bit)
18 – Widebus IEEE 1149.1 (JTAG)
32 – Widebus™ (32 and 36 bit)

6 Options

Examples: Blank = No Options
2 – Series Damping Resistor on One
Output Port
4 – Low-Skew
25 – 25-to-Line Driver

7 Function

Examples: 244 – Noninverting Buffer/Driver
374 – D-Type Flip-Flop
573 – D-Type Transparent Latch
840 – Inverting Transceiver

8 Device Revision

Examples: Blank = No Revision
Letter Designator A–Z

9 Packages

Commercial: D, DW – Small-Outline Integrated Circuit (SOIC)
Del, DelD, DCT, DL – Shrink Small-Outline Package
(SSOP)
DSB, DSW – Thin Very Small-Outline Package (TVSOP)
DSU – Quarter-Size Small-Outline Package (QSOP)
DSV, DSK, DCT, PK – Small-Outline Transistor (SOT)
DCU – Very Thin Shrink Small-Outline Package (VSSOP)
DGS, FW – Thin Shrink Small-Outline Package (TSSOP)
PN – Plastic Leaded Chip Carrier (PLCC)
GGM, GKE, GKF, ZKE, ZKF – Microstar BGA™
Low-Profile Fine-Pitch Ball Grid Array (LPBGA)
GOL, GOL, ZOL, ZOL – Microstar J-
Very-Thin-Profile Fine-Pitch Ball Grid Array (VFBGA)
N, NT, P – Plastic Quad-In-Line Package (PQIP)
NS, PS – Small-Outline Package (SOP)
PAU, RAH, PCA, PCB, PM, PN, PZ – Thin Quad
Flatpack (TQFP)
PH, PD, VC – Quad Flatpack (QFP)
PZA – Low-Profile Quad Flatpack (LQFP)
RQD, RQY – Quad Flatpack No Lead (QFN)
Y2P – NanoStar™ and MonoStar™ Die-Side
Ball Grid Array (DSBGA)
Military: FK – Leadless Ceramic Chip Carrier (LCCC)
GB – Ceramic Pin Grid Array (CPGA)
HFP, HS, HT, HW – Ceramic Quad Flatpack (CQFP)
J, JT – Ceramic Dual-In-Line Package (CDIP)
W, WA, WD – Ceramic Flatpack (CFP)

10 Tape and Reel

R – Tape and reel packing (standard reel quantities)
T – Tape and reel packing (short reel, 250 units)

11 RoHS and Green Status

E – Conforms to JEDEC JESD7 E-Category specification for
Pb-Free and reduced environmentally unfriendly substances
G – Additional restrictions on environmentally unfriendly substances
(Sb and Bi) in addition to E – reductions

† DSBGA is the JEDEC reference for wafer chip scale
package (WCSP). 41

Vége az I. résznek

(A DIGITÁLIS ÁRAMKÖRÖK
FIZIKAI MEGVALÓSÍTÁSÁNAK
KÉRDÉSEI)