

Predmet: ANALOGNA ELEKTRONIKA
Predmetni nastavnik: Dr Nándor Burány

3. semestar
Broj časova: 2+2

POGLAVLJE 2.2.
LOGIČKA KOLA

- Elektronska kola u kojima poluprovodničke komponente rade u prekidačkom režimu (koriste se nazivi logička kola ili digitalna kola – za složenije funkcije).
- Na izlazu logičkog kola su moguće samo dve vrednosti napona (0, 1).
- Danas ova kola čine apsolutnu većinu u odnosu na druga (analogna) kola.
- Kirchhoff-ovi zakoni važe i u ovim kolima, mogli bi se računati tačne vrednosti napona i struje ali se ne bavimo time – nema potrebe za time.
- Naglasak je na logičkim zavisnostima.

https://en.wikipedia.org/wiki/Logic_gate

2

2.2.1. OPŠTE KARAKTERISTIKE LOGIČKIH KOLA - UVOD

- Proizvode se logička kola sa vrlo različitim logičkim funkcijama ali ima i zajedničkih osobina kao što su:
 - logički nivoi,
 - margine smetnji,
 - opteretljivost izlaza,
 - brzina,
 - potrošnja.

http://www.cs.unipa.it/old/corsi/architetturi/MaterialeStudenti/Digital_Logic_Lab/N278L2A.pdf

3

2.2.1.1. OPŠTE KARAKTERISTIKE LOGIČKIH KOLA – LOGIČKI NIVOI

- Izlazni logički nivoi su vrednosti napona koje se formiraju na izlazu kola pri pravilnom napajanju, opterećenju itd.
 - nizak logički nivo – V_{OL} ,
 - visoki logički nivo – V_{OH} .
- Kritične vrednosti su: V_{OLmax} , V_{OHmin} .
- Ulazni logički nivoi:
 - nizak ulazni nivo – V_{IL} ,
 - visoki ulazni nivo – V_{IH} .
- Kritične vrednosti su: V_{ILmax} , V_{IHmin} .

4

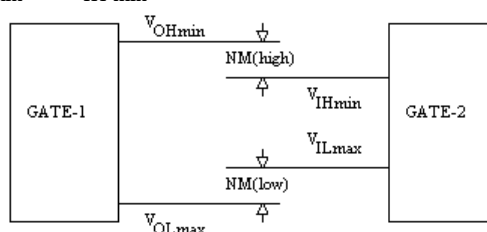
2.2.1.2. OPŠTE KARAKTERISTIKE LOGIČKIH KOLA – MARGINE SMETNJI

- Koliki signal smetnje se može dodati na nizak izlazni logički nivo da bi standardni ulaz to još mogao da protumači kao nizak ulazni nivo?

$$NM(low) = V_{ILmax} - V_{OLmax}$$

- Koliki signal smetnje se može dodati na visoki izlazni logički nivo da bi standardni ulaz to još mogao da protumači kao visoki ulazni nivo?

$$NM(high) = V_{OHmin} - V_{IHmin}$$



5

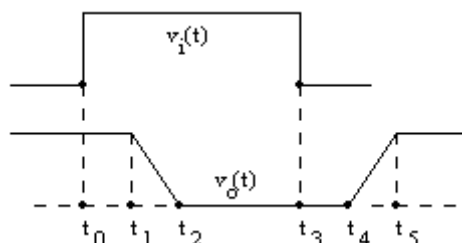
2.2.1.3. OPŠTE KARAKTERISTIKE LOGIČKIH KOLA – OPTERETLJIVOST IZLAZA

- Može se zadati, u kojoj meri će konkretne struje opterećenja modifikovati izlazni logički nivo.
- Praktičniji pristup: koliko standardnih ulaza se može vezati za dati tip izlaza.
- Kapacitivna opterećenja imaju različite uticaje na različitim frekvencijama.
- Opteretljivost obično nije ista pri niskom i visokom nivou na izlazu – potrebno je uzeti u obzir gori slučaj.

6

2.2.1.4. OPŠTE KARAKTERISTIKE LOGIČKIH KOLA – BRZINA

- Konačna vremena porasta i opadanja:
 - vreme opadanja: $t_f = t_2 - t_1$
 - vreme porasta: $t_r = t_5 - t_4$
- Kašnjenja između ivica ulaznog i izlaznog signala:
 - kašnjenje silazne ivice: $t_{dHL} = t_1 - t_0$
 - kašnjenje uzlazne ivice: $t_{dLH} = t_4 - t_3$
 - vreme propagacije silazne ivice: $t_{pLH} = t_{dLH} + \frac{1}{2}t_f$
 - vreme propagacije uzlazne ivice: $t_{pLH} = t_{dLH} + \frac{1}{2}t_r$



7

2.2.1.5. OPŠTE KARAKTERISTIKE LOGIČKIH KOLA – GUBICI

- **Statički gubici:** proizilaze iz formiranja određenog logičkog nivoa.
- **Prekidački gubici:** proizilaze iz prekidačkog rada tranzistora (preklapanje između provođenja dva tranzistora, punjenje i pražnjenje parazitnih kapacitivnosti).
- **Gubici se pretvaraju u toplotu.**
- Kod većine logičkih (digitalnih) kola dovoljno je **prirodno hlađenje**.
- Na složena i brza kola montiraju se **hladnjaci** i po potrebi hlađenje se pospešuje **ventilatorom**.

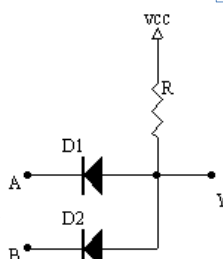
8

2.2.2. LOGIČKA KOLA SA DIODAMA

- To su najprostija logička kola.
- Grade se od dioda, otpornika i izvora napajanja.

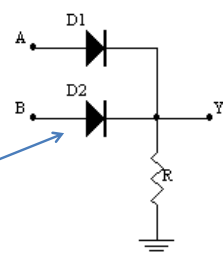
https://en.wikipedia.org/wiki/Diode_logic

- Diodno / kolo:



A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

- Diodno /I/ kolo:

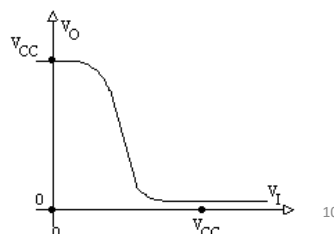
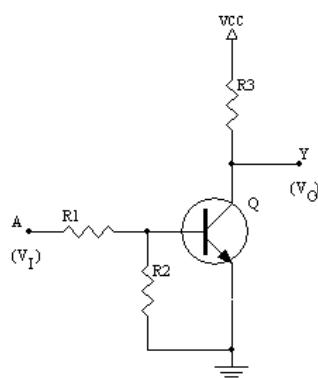


A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

9

2.2.3. LOGIČKI INVERTOR SA TRANZISTOROM

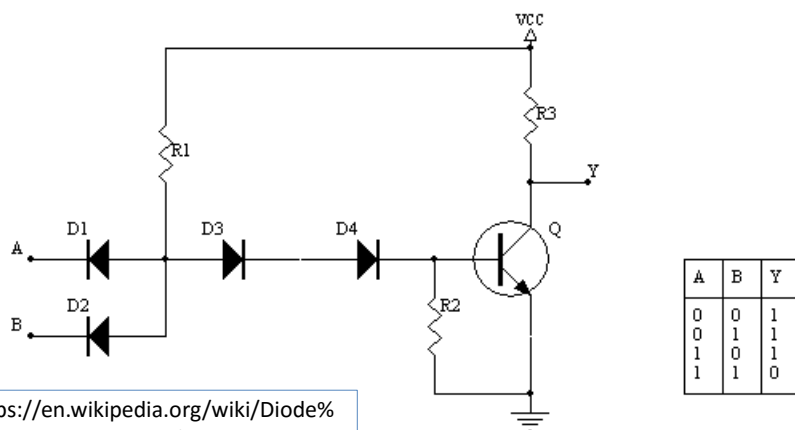
- Realizacija *NE* funkcije – od niskog ulaznog nivoa formira se visoki izlazni nivo i obrnuto.
- Prenosna karakteristika – horizontalni segmenti predstavljaju određena logička stanja – tu se javljaju stabilni nivoi signala.



10

2.2.4.1. DTL KOLA

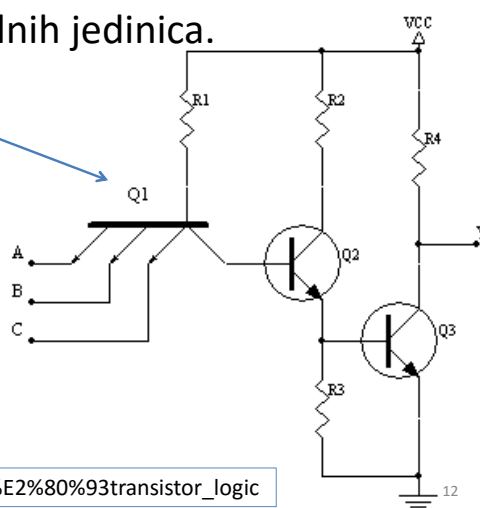
- DTL kola: kombinuju se diodna / i II kola sa tranzistorskim logičkim invertorom.
- DTL $N/$ kolo:



11

2.2.4.2. TTL kola

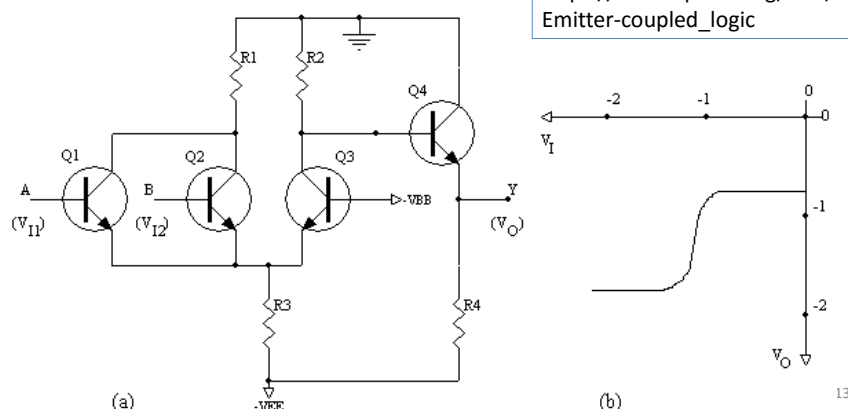
- Logička kola se rešavaju bez dioda, čisto na bazi tranzistora.
- Široki izbor funkcionalnih jedinica.
- TTL $N/$ kolo:
- Karakteristike:
 - napon napajanja: 5V,
 - $V_{IHmin} = 2V$,
 - $V_{ILmax} = 0,8V$,
 - $V_{OHmin} = 3,5V$,
 - $V_{OLmax} = 0,3V$.



12

2.2.5. ECL kola

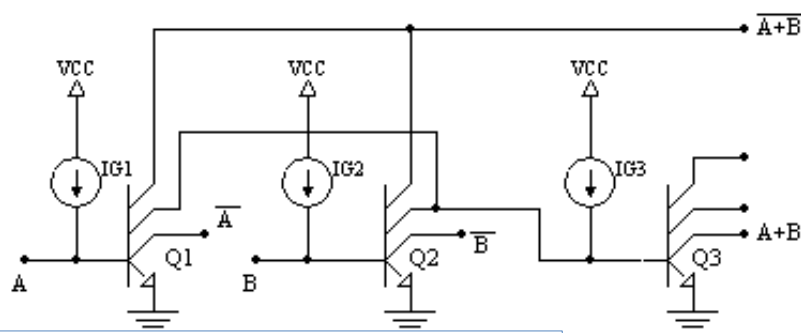
- Ne koriste zasićenje ni pri jednom logičkom nivou – koristi se samo isključenje i aktivni režim – na taj način se dobija velika brzina.
- *ILI* kolo u ECL tehnici:



13

2.2.6. I^2L KOLA

- Ostvarivanje više logičkih funkcija sa minimalnim brojem komponenti.
- Mala logička amplituda (razlika između logičkih nivoa): $V_{OL} = V_{CEsat} \approx 0,1V$, $V_{OH} = V_{BEsat} \approx 0,8V$.
- Velika brzina ali mala margina smetnji.



https://en.wikipedia.org/wiki/Integrated_injection_logic

14

2.2.7. MOS LOGIČKA KOLA – OSNOVI

- NMOS tehnika: logičke funkcije se rešavaju čisto sa N-kanalnim MOSFET-ovima.
- CMOS (complementary MOS) tehnika: logičke funkcije se realizuju kombinacijom N i P-kanalnih MOSFET-ova.

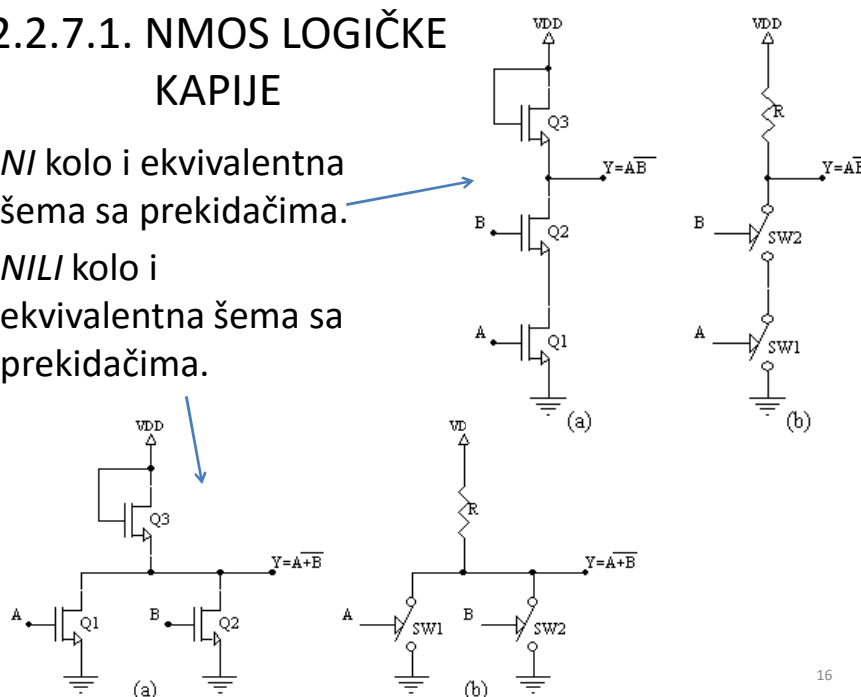
http://ftp.utcluj.ro/pub/users/dadarlat/circ_analognumeric-calc/Curs5-engl.pdf

<https://en.wikipedia.org/wiki/CMOS>

15

2.2.7.1. NMOS LOGIČKE KAPIJE

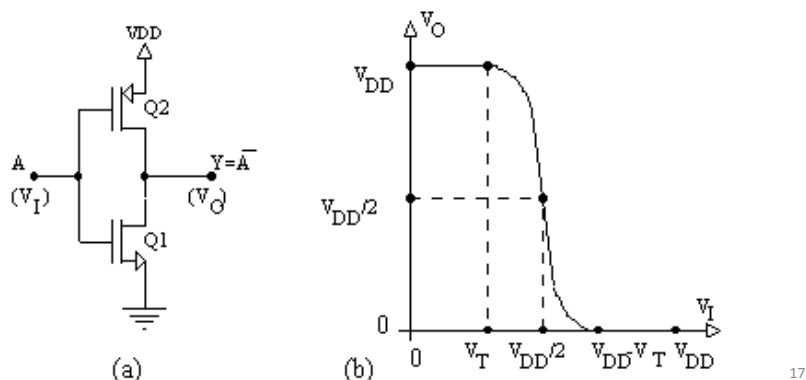
- *N/I* kolo i ekvivalentna šema sa prekidačima.
- *N/NI* kolo i ekvivalentna šema sa prekidačima.



16

2.2.7.2. CMOS LOGIČKI INVERTOR

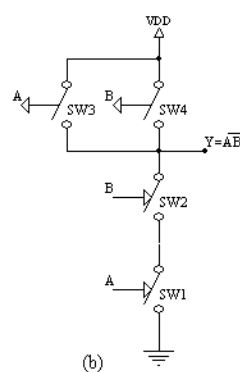
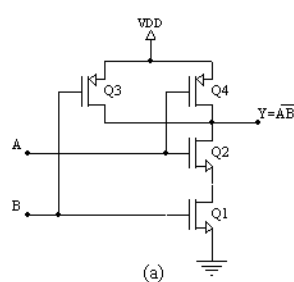
- To je osnovno kolo u CMOS tehnici.
- Pri formiranju određenog logičkog nivoa provodi samo jedan od tranzistora – potrošnja je zanemarljiva.
- Pri promeni logičkih nivoa kratkotrajno provode oba tranzistora (velika potrošnja).



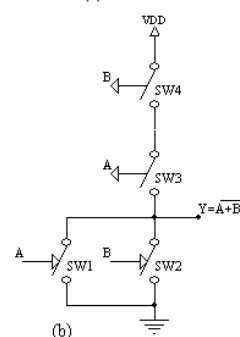
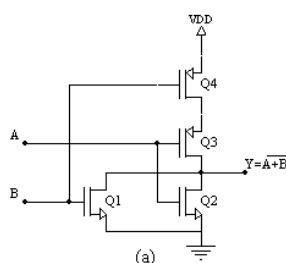
17

2.2.7.3. CMOS KAPIJE

- CMOS NI kolo i ekvivalentna šema sa prekidačima. →



- CMOS NILI kolo i ekvivalentna šema sa prekidačima. →



2.2.7.4. OSOBINE CMOS KOLA

- Mala potrošnja (ali pri višim frekvencijama može biti značajna).
- Simetrična statička karakteristika.
- Stabilni logički nivoi.
- Velike margine smetnji ($0,3V_{DD}$).

19

Kraj poglavlja 2.2.

(LOGIČKA KOLA)